

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

#5
11-26-01
Muen

J1046 U.S. PRO
09/848642
05/03/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 5月12日

出願番号
Application Number:

特願2000-140960

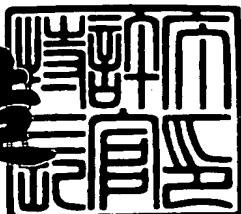
出願人
Applicant(s):

株式会社半導体エネルギー研究所

2001年 4月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3026076

【書類名】 特許願

【整理番号】 P004893

【提出日】 平成12年 5月12日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 後藤 裕吾

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 桂 秀樹

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】明細書

【発明の名称】電気光学装置

【特許請求の範囲】

【請求項1】

TFTと、

第1の着色層と第2の着色層の積層からなる遮光部を有し、

前記遮光部は、少なくとも前記TFTのチャネル形成領域と重なって形成されていることを特徴とする電気光学装置。

【請求項2】

複数の画素電極と、

第1の着色層と第2の着色層の積層からなる遮光部を有し、

前記遮光部は、任意の画素電極と、該画素電極と隣り合う画素電極との間に重なって形成されていることを特徴とする電気光学装置。

【請求項3】

請求項1乃至2のいずれか一項において、前記第1の着色層は青色であることを特徴とする電気光学装置。

【請求項4】

請求項1乃至2のいずれか一項において、前記第2の着色層は赤色であることを特徴とする電気光学装置。

【請求項5】

請求項1乃至4のいずれか一項において、前記遮光部は、スイッチング素子が形成された基板に設けられていることを特徴とする電気光学装置。

【請求項6】

請求項1乃至4のいずれか一項において、前記遮光部は、対向基板に設けられていることを特徴とする電気光学装置。

【請求項7】

請求項1乃至6のいずれか一項において、前記電気光学装置は、画素電極が透明導電膜からなる透過型の液晶表示装置であることを特徴とする電気光学装置。

【請求項8】

請求項1乃至7のいずれか一項において、前記電気光学装置は、パーソナルコンピュータ、ビデオカメラ、携帯型情報端末、デジタルカメラ、デジタルビデオディスクプレーヤー、または電子遊技機器であることを特徴とする電気光学装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本明細書の発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその製造方法に関する。例えば、液晶表示パネルに代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0003】

【従来の技術】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（以下、TFTと呼ぶ）を構成する技術が注目されている。TFTはICや電気光学装置のような電子デバイスに広く応用され、特に液晶表示装置のスイッチング素子として開発が急がれている。

【0004】

液晶表示装置において、高品位な画像を得るために、画素電極をマトリクス状に配置し、画素電極の各々に接続するスイッチング素子としてTFTを用いたアクティブマトリクス型液晶表示装置が注目を集めている。

【0005】

アクティブマトリクス型液晶表示装置には大きく分けて透過型と反射型の二種類のタイプが知られている。

【0006】

透過型液晶表示装置は、バックライトを用い液晶の後方から光を発して、液晶の複屈折性や旋光性を利用して、光の通り具合を調整し表示を行っている。また、透過型液晶表示装置は、モバイルコンピュータやビデオカメラ用の表示ディスプレイとしての需要がますます高まっている。

【0007】

また、液晶表示装置においては、アモルファスシリコンまたはポリシリコンを半導体としたTFTをマトリクス状に配置して、各TFTに接続された画素電極とソース線とゲート線とがそれぞれ形成されたアクティブマトリクス基板と、これに対向配置された対向電極を有する対向基板との間に液晶材料が挟持されている。また、カラー表示するためのカラーフィルタは対向基板に貼りつけられている。そして、アクティブマトリクス基板と対向基板にそれぞれ光シャッタとして偏光板を配置し、カラー画像を表示している。

【0008】

このカラーフィルタは、R（赤）、G（緑）、B（青）の着色層と、画素の間隙だけを覆う遮光マスクとを有し、光を透過させることによって赤色、緑色、青色の光を抽出する。遮光マスクは、画面をくっきりと見せるためのものである。

この遮光マスクは、一般的に金属膜（クロム等）または黒色顔料を含有した有機膜で構成されている。このカラーフィルタは、画素に対応する位置に形成され、これにより画素ごとに取り出す光の色を変えることができる。なお、画素に対応した位置とは、画素電極と一致する位置を指す。

【0009】

【発明が解決しようとする課題】

カラーフィルタの遮光マスクとして金属膜を用いた従来の液晶表示装置では、他の配線との寄生容量が形成され信号の遅延が生じやすいという問題が生じていた。また、環境を配慮して非クロム系材料が注目されている。さらに、カラーフィルタの遮光マスクとして黒色顔料を含有した有機膜を用いた場合には、製造工程が増加するという問題が生じていた。

【0010】

【課題を解決するための手段】

本発明は、遮光マスク（ブラックマトリクス）を用いることなく、TFT及び画素間を遮光する画素構造を特徴としている。遮光する手段の一つとして、対向基板上に遮光部として2層の着色層を積層した膜（赤色の着色層と青色の着色層との積層膜）を素子基板のTFTと重なるよう形成することを特徴としている。

【0011】

本明細書では、「赤色の着色層」とは、着色層に照射された光の一部を吸収し、赤色の光を抽出するものである。また、同様に「青色の着色層」とは、着色層に照射された光の一部を吸収し、青色の光を抽出するものであり、「緑色の着色層」とは、着色層に照射された光の一部を吸収し、緑色の光を抽出するものである。

【0012】

本明細書で開示する発明の構成は、

TFTと、

第1の着色層と第2の着色層の積層からなる遮光部を有し、
前記遮光部は、少なくとも前記TFTのチャネル形成領域と重なって形成され
ていることを特徴とする電気光学装置である。

【0013】

また、他の発明の構成は、

複数の画素電極と、

第1の着色層と第2の着色層の積層からなる遮光部を有し、
前記遮光部は、任意の画素電極と、該画素電極と隣り合う画素電極との間に重
なって形成されていることを特徴とする電気光学装置である。

【0014】

また、上記各構成において、前記第1の着色層は青色であることを特徴として
いる。また、前記第2の着色層は赤色である。

【0015】

前記遮光部は、スイッチング素子が形成された基板に設けられていることを特
徴とする電気光学装置である。

【0016】

また、上記各構成において、前記遮光部は、対向基板に設けられている。

【0017】

また、上記各構成において、前記電気光学装置は、画素電極が透明導電膜からなる透過型の液晶表示装置であることを特徴とする電気光学装置。

【0018】

【発明の実施の形態】

本明細書の発明の実施形態について、以下に説明する。

【0019】

図1に本発明の構成を示す。ここでは透過型液晶表示装置を例にとり、以下に説明する。

【0020】

図1（A）は、適宜、3色の着色層11～13を形成して、遮光部15及び画素開口部17～19を構成した一例を示している。一般に、着色層は顔料を分散した有機感光材料からなるカラーレジストを用いて形成される。

【0021】

遮光部15は、各画素の間隙を遮光するように形成する。従って、入射光は遮光部15により吸収され表示観察者には、ほぼ黒色として認識される。また、遮光部15は、素子基板の画素TFTと重なるよう形成され、画素TFTを外部の光から遮断する役目を果たしている。

【0022】

遮光部15は、青色の着色層11と赤色の着色層12とを積層して形成する。青色の着色層は、着色層（B）11および遮光部15（R+B）に同時にパターニングする。また、赤色の着色層は、着色層（R）12および遮光部15（R+B）に同時にパターニングする。

【0023】

なお、図1（B）は、図1（A）中における遮光部及び画素開口部を鎖線（A1-A1'）で切断した断面構造を示している。図1（B）は対向基板10上に着色層（G）13を形成した後、着色層（B）11と着色層（R）12とを積層することにより、遮光部15（R+B）と画素開口部（B）17と画素開口部（R）18と画素開口部（G）19とを形成した例である。よって、図1（C）で

は、対向基板10上に着色層(B)11が形成された後、着色層(R)12が形成される。さらに、平坦化膜14で着色層を覆っている。

【0024】

また、青色の着色層(B)11と赤色の着色層(R)12との積層膜(遮光部15)について、それぞれの透過率をある測定条件(白色光源(D65)、視野角2°、対物レンズ5倍)で測定した。その測定結果を表1に示す。

【0025】

【表1】

着色層の2層積層における透過率

波長 [nm]	透過率(透過用カラーレジスト)		
	R+B	G+B	R+G
400	6.6%	14.7%	7.6%
450	3.2%	7.7%	1.8%
500	3.4%	23.4%	2.5%
550	0.6%	6.1%	3.8%
600	0.4%	0.5%	15.4%
650	1.1%	0.5%	2.1%
700	2.4%	1.1%	12.9%
750	1.2%	1.5%	24.9%
800	36.2%	30.7%	56.0%

測定条件:D光源 視野角:2対物レンズ ×5

【0026】

また、表1をグラフにしたものが図3である。

【0027】

表1及び図3で示されるように、R+B(遮光部15に相当)は可視光領域(400~700nmの波長域)で7%以下の透過率となり、十分に遮光マスクとして機能する。

【0028】

また、着色層を3層重ねれば遮光性は増すが、3層重ねた分、凹凸が大きくなるため、基板の平坦性が失われ、液晶層に乱れが生じてしまう。特に、強誘電性液晶のように、下地の平坦性が配向の影響を及ぼす液晶には重要な問題である。

しかし、本発明のように着色層を2層重ねる程度であれば、基板の平坦性に液晶層にもほとんど影響ないレベルである。

【0029】

このように本発明では2層の着色層からなる積層膜（R+B）で遮光マスクを形成することを特徴としている。結果として、ブラックマトリクスを形成する工程を省略することができ、工程数が低減した。

【0030】

ただし、図1（B）～図1（C）に示した断面図は一例であって、特に限定されず、例えば、図2（B）～図2（C）に示す構造を取ってもよい。図2（B）は対向基板20上に着色層（G）23を形成した後、着色層（R）22と着色層（B）21とを積層することにより、遮光部25（R+B）と画素開口部（B）27と画素開口部（R）28と画素開口部（G）29とを形成した例である。よって、図2（C）では、対向基板20上に着色層（R）22が形成された後、着色層（B）21が積層され、遮光部（B+R）25が形成される。さらに、平坦化膜24で着色層を覆っている。

【0031】

また、画素電極間における配線と画素電極と着色層との位置関係を図4に示す。図4（A）は、図1に対応している。図4（A）は、画素電極51と画素電極52との間を遮光するように、ソース配線50上方で着色層（B）58の端部と一部が重なるように着色層（R）59を形成している例である。着色層（B）58と着色層（R）59との重なり部がソース配線50の上方に設けられればよい。なお、図4（A）中において53と55は配向膜、54は液晶、56は対向電極、57は平坦化膜である。

【0032】

図4（B）に示すような構造としてもよい。図4（B）は、図2に対応している。図4（B）は、画素電極61と画素電極62との間を遮光するように、ソース配線60上方で着色層（R）69の端部と一部が重なるように着色層（B）68を形成している例である。

【0033】

なお、図4（A）（B）に示した例に限定されることなく、二層の着色層のパターニングにより形成される重ね合わせ部を拡大して、ソース配線の周辺部にも遮光部を設けてもよい。この遮光部を用いることにより、ソースライン反転駆動時に生じる光漏れが隠され、コントラストが向上する。

【0034】

また、画素開口部17～19を通過した光は、単層の着色層11～13によりそれぞれ対応する色に着色されて表示観測者に認識される。なお、図1（B）は、図1（A）中における画素開口部を鎖線（A1-A1'）で切断した断面構造を示している。図1（C）に示すように、対向基板10上に単層の着色層11～12が順次形成されており、さらに、これらの着色層11～12を覆う平坦化膜14が形成されている。

【0035】

画素開口部においては、図19に示した従来と同様に、青色の着色層は450nm付近で85%を越える透過率を示している。また、緑色の着色層は530nm付近で80%を越える透過率を示している。また、赤色の着色層は600～800nmで90%を越える透過率を示している。

【0036】

ここでは透過型液晶表示装置の例であるので、画素開口部17～19に入射した光は、画素電極と液晶層とを通過して、単層の着色層11～13をそれぞれ通過した後、それぞれの色の光が抽出され、表示観察者に認識される。

【0037】

また、着色層11～13には、最も単純なストライプパターンをはじめとして、斜めモザイク配列、三角モザイク配列、RGBG四画素配列、もしくはRGBW四画素配列などを用いることができる。

【0038】

以上の構成でなる本明細書の発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0039】

【実施例】

[実施例1]

以下、本発明の一実施例をアクティブマトリクス型液晶表示装置に用いる対向基板の製造を例にとって説明する。図1は本発明に従って形成された着色層を備えた対向基板を模式的に示す図である。

【0040】

まず、透光性を有する対向基板10にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用意する。その他に、石英基板、プラスチック基板などの透光性基板を使用することもできる。

【0041】

次いで、対向基板10上有機感光材料(CRY-8000:富士フィルムオーリン社製のCOLOR MOSAIC)を塗布して、フォトリソグラフィ法により、この有機感光材料を図1(A)に示すように格子状にパターニングして緑色の着色層(G)13を形成する。なお、緑色の着色層(G)13については、この領域が緑色の画素開口部19となる。

【0042】

次いで、所定の位置に有機感光材料(CGY-8000:富士フィルムオーリン社製のCOLOR MOSAIC)を塗布して、フォトリソグラフィ法により、この有機感光材料を図1(A)に示すようにパターニングして青色の着色層(B)11を所定の位置に形成する。

【0043】

次いで、所定の位置に有機感光材料(CM-8000:富士フィルムオーリン社製のCOLOR MOSAIC)を塗布して、フォトリソグラフィ法により、この有機感光材料を図1(A)に示した形状にパターニングして赤色の着色層(R)12を形成する。図1に示すように、この赤色の着色層(R)12は、青色の着色層(B)11と一部重なり遮光部15を形成する。この遮光部15は少なくとも、画素TFT及び、ゲート配線(図示は省略)、ソース配線(図示は省略)を含むように設計されている。一方、図1(B)に示すように、青色の着色層(B)11のうち、赤色の着色層(R)12と重なっていない領域が青色の画素開口部(B)1

7となる。また、赤色の着色層（R）12のうち、青色の着色層（B）12と重なっていない領域が赤色の画素開口部（R）18となる。

【0044】

なお、遮光部15は、TFTが設けられた素子基板と貼り合わせた時にTFTのチャネル形成領域と重なるように形成する。

【0045】

こうして3回のフォトリソグラフィ法で画素開口部17～19と、遮光部15とを形成することができる。

【0046】

次いで、各着色層を覆う平坦化膜14を形成する。着色層が単層である領域と着色層が2層重なっている領域とで1～1.5μm程度の段差が生じるため、この平坦化膜14としては1μm以上、好ましくは2μmの膜厚を必要とする。この平坦化膜14としては透光性を有する有機物、例えば、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等の有機樹脂材料を用いることができる。ただし、平坦性が問題にならないのであれば、この平坦化膜を設ける必要はない。

【0047】

なお、本実施例では有機感光材料を塗布して、フォトリソグラフィ法により、所望の形状にパターニングして各着色層11～13を形成したが、特に上記製造方法に限定されることは言うまでもない。

【0048】

この後、図示しないが、平坦化膜上に透明導電膜からなる対向電極を形成し、さらにその上に液晶を配向させるための配向膜を形成し、さらに必要があれば配向処理を施す。

【0049】

こうして得られた対向基板を用いて、アクティブマトリクス型の液晶表示装置を製造する。

【0050】

[実施例2]

実施例1では、緑色の着色層（G）13、青色の着色層（B）11、赤色の着色層（R）12と順次形成した例を示したが、本実施例は実施例1と異なる順序で着色層を形成する例を以下に示す。

【0051】

図2（A）は、まず、着色層（G）23を形成し、着色層（R）22と着色層（B）21とを積層した例である。なお、図2（B）は図2（A）中の鎖線A3-A3'で切断した断面構造図に対応し、図2（C）は図2（A）中の鎖線A4-A4'で切断した断面構造図に対応している。

【0052】

対向基板20には実施例1で用いた基板を使用できる。

【0053】

まず、対向基板20上に有機感光材料（CRY-8000：富士フィルムオーリン社製のCOLOR MOSAIC）を塗布して、フォトリソグラフィ法により、この有機感光材料を図2（A）に示すように格子状にパターニングして緑色の着色層（R）23を形成する。なお、緑色の着色層（G）23については、この領域が緑色の画素開口部29となる。

【0054】

次いで、所定の位置に有機感光材料（CGY-8000：富士フィルムオーリン社製のCOLOR MOSAIC）を塗布して、フォトリソグラフィ法により、この有機感光材料を図2（A）に示すようにパターニングして赤色の着色層（R）22を所定の位置に形成する。

【0055】

次いで、所定の位置に有機感光材料（CM-8000：富士フィルムオーリン社製のCOLOR MOSAIC）を塗布して、フォトリソグラフィ法により、この有機感光材料を図2（A）に示した形状にパターニングして青色の着色層（B）21を形成する。図2（B）及び図2（A）に示すように、この赤色の着色層（R）22は、青色の着色層（B）21と一部重なり遮光部25を形成する。一方、図2（B）に示すように、青色の着色層（B）21のうち、赤色の着色層（R）22と重なっていない領域が青色の画素開口部（B）27となる。また、赤色の着色層

(R) 22のうち、青色の着色層(R) 21と重なっていない領域が赤色の画素開口部(R) 28となる。

【0056】

なお、遮光部25は、TFTが設けられたアクティブマトリクス基板と貼り合わせた時にTFTのチャネル形成領域と重なるように形成する。

【0057】

こうして3回のフォトリソグラフィ法で画素開口部27～29と、遮光部25とを形成することができる。

【0058】

次いで、各着色層を覆う平坦化膜24を形成する。着色層が単層である領域と着色層が2層重なっている領域とで1～1.5μm程度の段差が生じるため、この平坦化膜24としては1μm以上、好ましくは2μmの膜厚を必要とする。この平坦化膜24としては透光性を有する有機物、例えば、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等の有機樹脂材料を用いることができる。ただし、平坦性が問題にならないのであれば、この平坦化膜を設ける必要はない。

【0059】

なお、本実施例では有機感光材料を塗布して、フォトリソグラフィ法により、所望の形状にパターニングして各着色層21～23を形成したが、特に上記製造方法に限定されることは言うまでもない。

【0060】

この後、図示しないが、平坦化膜上に透明導電膜からなる対向電極を形成し、さらにその上に液晶を配向させるための配向膜を形成し、さらに必要があれば配向処理を施す。

【0061】

こうして得られた対向基板を用いて、アクティブマトリクス型の液晶表示装置を製造する。

[実施例3]

本実施例ではアクティブマトリクス基板の製造方法について図5～図11を用

いて説明する。

【0062】

本実施例では実施例1または実施例2で得られた対向基板と貼り合わせるアクティブマトリクス基板（素子基板とも言う）を製造する方法について説明する。ここでは、同一基板上に画素部と、画素部の周辺に設ける駆動回路のTFT（nチャネル型TFT及びpチャネル型TFT）を同時に製造する方法について詳細に説明する。

【0063】

まず、本実施例ではコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミニオホウケイ酸ガラスなどのガラスからなる基板400を用いる。なお、基板400としては、石英基板を用いても良い。また、本実施例の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。透明性を有する基板であれば特に限定されない。

【0064】

次いで、基板400上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜401を形成する。本実施例では下地膜401として2層構造を用いるが、前記絶縁膜の単層膜または2層以上積層させた構造を用いても良い。下地膜401の一層目としては、プラズマCVD法を用い、SiH₄、NH₃、及びN₂Oを反応ガスとして成膜される酸化窒化シリコン膜401aを10～200nm（好ましくは50～100nm）形成する。本実施例では、膜厚50nmの酸化窒化シリコン膜401a（組成比Si=32%、O=27%、N=24%、H=17%）を形成した。次いで、下地膜401の二層目としては、プラズマCVD法を用い、SiH₄、及びN₂Oを反応ガスとして成膜される酸化窒化シリコン膜401bを50～200nm（好ましくは100～150nm）の厚さに積層形成する。本実施例では、膜厚100nmの酸化窒化シリコン膜401b（組成比Si=32%、O=59%、N=7%、H=2%）を形成した。

【0065】

次いで、下地膜上に半導体層402～406を形成する。半導体層402～4

06は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により成膜した後、公知の結晶化処理（レーザー結晶化法、熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行って得られた結晶質半導体膜を所望の形状にパターニングして形成する。この半導体層402～406の厚さは25～80nm（好ましくは30～60nm）の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコングルマニウム（SiGe）合金などで形成すると良い。本実施例では、プラズマCVD法を用い、55nmの非晶質シリコン膜を成膜した後、ニッケルを含む溶液を非晶質シリコン膜上に保持させた。この非晶質シリコン膜に脱水素化（500°C、1時間）を行った後、熱結晶化（550°C、4時間）を行い、さらに結晶化を改善するためのレーザーアニール処理を行って結晶質シリコン膜を形成した。そして、この結晶質シリコン膜をフォトリソグラフィ法を用いたパターニング処理によって、半導体層402～406を形成した。

【0066】

また、半導体層402～406を形成した後、TFTのしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行ってもよい。

【0067】

また、レーザー結晶化法で結晶質半導体膜を作製する場合には、パルス発振型または連続発光型のエキシマレーザーやYAGレーザー、 YVO_4 レーザーを用いることができる。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザー光を光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザーを用いる場合はパルス発振周波数30Hzとし、レーザーエネルギー密度を100～400mJ/cm²（代表的には200～300mJ/cm²）とする。また、YAGレーザーを用いる場合にはその第2高調波を用いパルス発振周波数1～10kHzとし、レーザーエネルギー密度を300～600mJ/cm²（代表的には350～500mJ/cm²）とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザー光を基板全面に渡って照射し、この時の線状レーザー光の重ね合わせ率（オーバーラップ率）を80～98%として行えばよい。

【0068】

次いで、半導体層402～406を覆うゲート絶縁膜407を形成する。ゲート絶縁膜407はプラズマCVD法またはスパッタ法を用い、厚さを40～150nmとしてシリコンを含む絶縁膜で形成する。本実施例では、プラズマCVD法により110nmの厚さで酸化窒化シリコン膜（組成比Si=32%、O=59%、N=7%、H=2%）で形成した。勿論、ゲート絶縁膜は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0069】

また、酸化シリコン膜を用いる場合には、プラズマCVD法でTEOS（Tetraethyl Orthosilicate）とO₂とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波（13.56MHz）電力密度0.5～0.8W/cm²で放電させて形成することができる。このようにして作製される酸化シリコン膜は、その後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【0070】

次いで、図5（A）に示すように、ゲート絶縁膜407上に膜厚20～100nmの第1の導電膜408と、膜厚100～400nmの第2の導電膜409とを積層形成する。本実施例では、膜厚30nmのTaN膜からなる第1の導電膜408と、膜厚370nmのW膜からなる第2の導電膜409を積層形成した。TaN膜はスパッタ法で形成し、Taのターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W膜は、Wのターゲットを用いたスパッタ法で形成した。その他に六フッ化タンクステン（WF₆）を用いる熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は20μΩcm以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W膜中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。従って、本実施例では、高純度のW（純度99.9999%）のターゲットを用いたスパッタ法で、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成す

ることにより、抵抗率9～20 $\mu\Omega\text{cm}$ を実現することができた。

【0071】

なお、本実施例では、第1の導電膜408をTaN、第2の導電膜409をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。また、AgPdCu合金を用いてもよい。また、第1の導電膜をタンタル(Ta)膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化チタン(TiN)膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル(TaN)膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル(TaN)膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

【0072】

次に、フォトリソグラフィ法を用いてレジストからなるマスク410～415を形成し、電極及び配線を形成するための第1のエッティング処理を行う。第1のエッティング処理では第1及び第2のエッティング条件で行う。本実施例では第1のエッティング条件として、ICP(Inductively Coupled Plasma：誘導結合型プラズマ)エッティング法を用い、エッティング用ガスにCF₄とCl₂とO₂とを用い、それぞれのガス流量比を25/25/10(sccm)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッティングを行った。ここでは、松下電器産業(株)製のICPを用いたドライエッティング装置(Model E645一口ICP)を用いた。基板側(試料ステージ)にも150WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッティング条件によりW膜をエッティングして第1の導電層の端部をテーパー形状とする。

【0073】

この後、レジストからなるマスク410～415を除去せずに第2のエッティング条件に変え、エッティング用ガスにCF₄とCl₂とを用い、それぞれのガス流量比を30/30(sccm)とし、1Paの圧力でコイル型の電極に500WのR

F (13.56MHz) 電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側（試料ステージ）にも20WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。CF₄とCl₂を混合した第2のエッチング条件ではW膜及びTaN膜とも同程度にエッチングされる。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。

【0074】

上記第1のエッチング処理では、レジストからなるマスクの形状を適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパー形状となる。このテーパー部の角度は15～45°となる。こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層417～422（第1の導電層417a～422aと第2の導電層417b～422b）を形成する。416はゲート絶縁膜であり、第1の形状の導電層417～422で覆われない領域は20～50nm程度エッチングされ薄くなつた領域が形成される。

【0075】

そして、レジストからなるマスクを除去せずに第1のドーピング処理を行い、半導体層にn型を付与する不純物元素を添加する。（図5（B））ドーピング処理はイオンドープ法、若しくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{15}$ atoms/cm²とし、加速電圧を60～100keVとして行う。本実施例ではドーズ量を 1.5×10^{15} atoms/cm²とし、加速電圧を80keVとして行った。n型を付与する不純物元素として15族に属する元素、典型的にはリン（P）または砒素（As）を用いるが、ここではリン（P）を用いた。この場合、導電層417～421がn型を付与する不純物元素に対するマスクとなり、自己整合的に高濃度不純物領域423～427が形成される。高濃度不純物領域423～427には $1 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³の濃度範囲でn型を付与する不純物元素を添加する。

【0076】

【0077】

次いで、レジストからなるマスクを除去せずに第2のエッティング処理を行う。ここでは、エッティングガスに CF_4 と Cl_2 と O_2 とを用い、W膜を選択的にエッティングする。この時、第2のエッティング処理により第1の導電層428b～433bを形成する。一方、第2の導電層417a～422aは、ほとんどエッティングされず、第2の導電層428a～433aを形成する。次いで、第2のドーピング処理を行って図5（C）の状態を得る。ドーピングは第2の導電層417a～422aを不純物元素に対するマスクとして用い、第1の導電層のテーパー部下方の半導体層に不純物元素が添加されるようにドーピングする。こうして、第1の導電層と重なる不純物領域434～438を形成する。この不純物領域へ添加されたリン（P）の濃度は、第1の導電層のテーパー部の膜厚に従って緩やかな濃度勾配を有している。なお、第1の導電層のテーパー部と重なる半導体層において、第1の導電層のテーパー部の端部から内側に向かって若干、不純物濃度が低くなっているものの、ほぼ同程度の濃度である。また、第1の不純物領域423～427にも不純物元素が添加され、不純物領域439～443を形成する。

【0078】

次いで、レジストからなるマスクを除去せずに、図6（A）のように第3のエッティング処理を行う。この第3のエッティング処理では第1の導電層のテーパー部を部分的にエッティングして、半導体層と重なる領域を縮小するために行われる。第3のエッティングは、エッティングガスに CHF_3 を用い、反応性イオンエッティング法（RIE法）を用いて行う。第3のエッティングにより、第1の導電層444～449が形成される。この時、同時に絶縁膜416もエッティングされて、絶縁膜450a～d、451が形成される。

【0079】

上記第3のエッティングによって、第1の導電層444～448と重ならない不純物領域（LDD領域）434a～438aが形成される。なお、不純物領域（GOLD領域）434b～438bは、第1の導電層444～448と重なったままである。

【0080】

このようにすることで、本実施例は、第1の導電層444～448と重なる不純物領域（GOLD領域）434b～438bにおける不純物濃度と、第1の導電層444～448と重ならない不純物領域（LDD領域）434a～438aにおける不純物濃度との差を小さくすることができ、信頼性を向上させることができる。

【0081】

次いで、図6（B）のようにレジストからなるマスクを除去した後、新たにレジストからなるマスク452～454を形成して第3のドーピング処理を行う。この第3のドーピング処理により、pチャネル型TFTの活性層となる半導体層に前記一導電型とは逆の導電型を付与する不純物元素が添加された不純物領域455～460を形成する。第2の導電層428a～432aを不純物元素に対するマスクとして用い、p型を付与する不純物元素を添加して自己整合的に不純物領域を形成する。本実施例では、不純物領域455～460はジボラン（ B_2H_6 ）を用いたイオンドープ法で形成する。この第3のドーピング処理の際には、nチャネル型TFTを形成する半導体層はレジストからなるマスク452～454で覆われている。第1のドーピング処理及び第2のドーピング処理によって、不純物領域455～460にはそれぞれ異なる濃度でリンが添加されているが、そのいずれの領域においてもp型を付与する不純物元素の濃度を $2 \times 10^{20} \sim 2 \times 10^{21}$ atoms/cm³となるようにドーピング処理することにより、pチャネル型TFTのソース領域およびドレイン領域として機能するために何ら問題は生じない。本実施例では、pチャネル型TFTの活性層となる半導体層の一部が露呈しているため、不純物元素（ボロン）を添加しやすい利点を有している。

【0082】

以上までの工程でそれぞれの半導体層に不純物領域が形成される。

【0083】

次いで、レジストからなるマスク452～454を除去して第1の層間絶縁膜461を形成する。この第1の層間絶縁膜461としては、プラズマCVD法またはスパッタ法を用い、厚さを100～200nmとしてシリコンを含む絶縁膜で形成する。本実施例では、プラズマCVD法により膜厚150nmの酸化窒化

シリコン膜を形成した。勿論、第1の層間絶縁膜461は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0084】

次いで、図6(C)に示すように、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程はファーネスアニール炉を用いる熱アニール法で行う。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で行えばよく、本実施例では550℃、4時間の熱処理で活性化処理を行った。なお、熱アニール法の他に、レーザーアニール法、またはラピッドサーマルアニール法(RTA法)を適用することができる。

【0085】

なお、本実施例では、上記活性化処理と同時に、結晶化の際に触媒として使用したニッケルが高濃度のリンを含む不純物領域439、441、442、455、458にゲッタリングされ、主にチャネル形成領域となる半導体層中のニッケル濃度が低減される。このようにして作製したチャネル形成領域を有するTFTはオフ電流値が下がり、結晶性が良いことから高い電界効果移動度が得られ、良好な特性を達成することができる。

【0086】

また、第1の層間絶縁膜を形成する前に活性化処理を行っても良い。ただし、用いた配線材料が熱に弱い場合には、本実施例のように配線等を保護するため層間絶縁膜(シリコンを主成分とする絶縁膜、例えば窒化珪素膜)を形成した後で活性化処理を行うことが好ましい。

【0087】

また、上記活性化処理後の画素部における上面図を図7に示す。なお、図5及び図6に対応する部分には同じ符号を用いている。図6中の鎖線C-C'は図7中の鎖線C-C'で切断した断面図に対応している。また、図6中の鎖線D-D'は図7中の鎖線D-D'で切断した断面図に対応している。

【0088】

さらに、3～100%の水素を含む雰囲気中で、300～550°Cで1～12時間の熱処理を行い、半導体層を水素化する工程を行う。本実施例では水素を約3%の含む窒素雰囲気中で410°C、1時間の熱処理を行った。この工程は層間絶縁膜に含まれる水素により半導体層のダンギングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）に行っても良い。

【0089】

また、活性化処理としてレーザーニール法を用いる場合には、上記水素化を行った後、エキシマレーザーやYAGレーザー等のレーザー光を照射することが望ましい。

【0090】

有機樹脂からなる第2の層間絶縁膜462、各半導体層に接続される配線463～471を形成し、その後、フォトマスクを用いたパターニング処理により、透明導電膜472を全面に形成し、図8の状態を得ることができる。

【0091】

透明導電膜の材料は、酸化インジウム (In_2O_3) や酸化インジウム酸化スズ合金 ($In_2O_3-SnO_2$; ITO膜)などをスパッタ法や真空蒸着法などを用いて形成して用いることができる。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特にITO膜のエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金 (In_2O_3-ZnO) を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、ITO膜に対して熱安定性にも優れているので、ドレイン配線と容量接続配線にA1を用いても、表面で接触するA1との腐蝕反応を防止できる。同様に、酸化亜鉛 (ZnO) も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム (Ga) を添加した酸化亜鉛 ($ZnO:Ga$)などを用いることができる。

【0092】

以上の様にして、nチャネル型TFT301、pチャネル型TFT302、nチャネル型TFT303を有する駆動回路306と、画素TFT304、保持容

量305とを有する画素部307を同一基板上に形成することができる。本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。

【0093】

駆動回路306のnチャネル型TFT301はチャネル形成領域472、ゲート電極を形成する第2の形状の導電層428と重なる不純物領域434b(GOLD領域)、ゲート電極の外側に形成される不純物領域434a(LDD領域)とソース領域またはドレイン領域として機能する不純物領域439を有している。pチャネル型TFT302にはチャネル形成領域473、ゲート電極を形成する第2の形状の導電層429と重なる不純物領域457、ゲート電極の外側に形成される不純物領域456、ソース領域またはドレイン領域として機能する不純物領域455を有している。nチャネル型TFT303にはチャネル形成領域474、ゲート電極を形成する第2の形状の導電層430と重なる不純物領域436b(GOLD領域)、ゲート電極の外側に形成される不純物領域436a(LDD領域)とソース領域またはドレイン領域として機能する不純物領域441を有している。

【0094】

画素部の画素TFT304にはチャネル形成領域475、ゲート電極を形成する第2の形状の導電層431と重なる不純物領域437b(GOLD領域)、ゲート電極の外側に形成される不純物領域437a(LDD領域)とソース領域またはドレイン領域として機能する不純物領域442を有している。また、保持容量305の一方の電極として機能する半導体層458～460には不純物領域と同じ濃度で、それぞれp型を付与する不純物元素が添加されている。保持容量305は、絶縁膜(ゲート絶縁膜と同一膜)を誘電体として、電極432b, 448と、半導体層458～460とで形成している。

【0095】

本実施例で製造するアクティブマトリクス基板の画素部の上面図を図9に示す。なお、図5～図8に対応する部分には同じ符号を用いている。図9中の鎖線A-A'は図8中の鎖線A-A'で切断した断面図に対応している。また、図9中の鎖線B-B'は図8中の鎖線B-B'で切断した断面図に対応している。

【0096】

このように、本実施例の画素構造を有するアクティブマトリクス基板は、一部がゲート電極の機能を果たす電極431b, 447とゲート配線470とを異なる層に形成し、ゲート配線470で半導体層を遮光することを特徴としている。

【0097】

また、本実施例の画素構造は、ブラックマトリクスを用いることなく、画素電極間の隙間が遮光されるように、画素電極の端部をソース配線と重なるように配置形成する。

【0098】

また、本実施例で示す工程に従えば、アクティブマトリクス基板の製造に必要なフォトマスクの数を6枚（半導体層パターンマスク、第1配線パターンマスク（電極431b, 447、電極432b, 448、ソース配線433b, 449を含む）、p型TFTのソース領域及びドレイン領域形成のパターンマスク、コンタクトホール形成のパターンマスク、第2配線パターンマスク（接続電極467、469、ゲート配線470を含む）、画素電極パターンマスク）とすることができます。その結果、工程を短縮し、製造コストの低減及び歩留まりの向上に寄与することができる。

【0099】

また、本実施例で製造したアクティブマトリクス基板を用いて実施例1と実施例2と実施例4及び実施例5の工程に従えば、液晶表示装置が得られる。

【0100】

[実施例4]

本実施例では、実施例3で製造したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を製造する工程を以下に説明する。説明には図10を用いる。

【0101】

まず、実施例3に従い、図8の状態のアクティブマトリクス基板を得た後、図8のアクティブマトリクス基板上に配向膜567を形成しラビング処理を行う。なお、本実施例では配向膜567を形成する前に、アクリル樹脂膜等の有機樹脂

膜をパターニングすることによって基板間隔を保持するための柱状のスペーサ572を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0102】

次いで、対向基板569を用意する。対向基板569上に第1の着色層570、第2の着色層571、平坦化膜573を形成する。実施例1に従い、第1の着色層570として着色層(B)、第2の着色層571として着色層(R)を用いた。第1の着色層570と第2の着色層571とを一部重ねて、遮光部を形成する。

【0103】

次いで、対向電極576を画素部に形成し、対向基板の全面に配向膜574を形成し、配向処理を施した。

【0104】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤568で貼り合わせる。シール剤568にはフィラーが混入されていて、このフィラーと柱状スペーサ572によって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料を注入し、封止剤(図示せず)によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。このようにして図10に示すアクティブマトリクス型液晶表示装置が完成する。

【0105】

本実施例では、実施例3に示す基板を用いている。従って、実施例3の画素部の上面図を示す図9では、少なくともゲート配線470と画素電極472の間隙と、ゲート配線470と接続電極469の間隙と、接続電極469とゲート配線470の間隙と、ゲート配線470と接続電極479の間隙と、ゲート配線470とソース配線433b, 449の間隙と、ソース配線433b, 449と半導体層474の間隙と、ソース配線473と半導体層474の間隙とを遮光する必要がある。本実施例では、それらの遮光すべき位置に遮光部が重なるように対向基板を貼り合わせた。

【0106】

なお、図11に完成した液晶表示装置の画素部の一部を示す簡略図を示す。図11では、鎖線で示した画素電極472上に着色層(R)12が重なるように形成されている。なお、図11において、図1(A)に対応する部分は同じ符号を用いた。また、画素電極472と隣り合う画素電極475との間は、遮光部15で遮光されている。この遮光部15は着色層(B)11と着色層(R)12とを重ねて形成されている。また、この遮光部15は隣りの画素(G)の画素TFTも遮光している。同時に、ソース配線433b, 449も重なる着色層(B)11と着色層(R)12とが重なるようにパターニングを行った。

【0107】

このように、ブラックマスクを形成することなく、各画素間の隙間を遮光部15で遮光することによって工程数の低減を可能とした。

【0108】

本実施例では、第1の着色層570として着色層(B)、第2の着色層571として着色層(R)を用いたが、第1の着色層570として着色層(R)、第2の着色層571として着色層(B)を用いてもよい。

[実施例5]

実施例4を用いて得られたアクティブマトリクス型液晶表示装置(図10)の構成を図12の上面図を用いて説明する。なお、図10と対応する部分には同じ符号を用いた。

【0109】

図12で示す上面図は、画素部、駆動回路、FPC(フレキシブルプリント配線板:Flexible Printed Circuit)を貼り付ける外部入力端子203、外部入力端子と各回路の入力部までを接続する配線204などが形成されたアクティブマトリクス基板201と、着色層などが形成された対向基板202とがシール材568を介して貼り合わされている。

【0110】

ゲート配線側駆動回路205とソース配線側駆動回路206の上面には対向基板側に赤色カラーフィルタまたは赤色と青色の着色層を積層させた遮光部207が形成されている。また、画素部307上の対向基板側に形成された着色層20

8は赤色（R）、緑色（G）、青色（B）の各色の着色層が各画素に対応して設けられている。実際の表示に際しては、赤色（R）の着色層、緑色（G）の着色層、青色（B）の着色層の3色でカラー表示を形成するが、これら各色の着色層の配列は任意なものとする。

【0111】

図13（A）は、図12で示す外部入力端子203のE-E'線に対する断面図を示している。外部入力端子はアクティブマトリクス基板側に形成され、層間容量や配線抵抗を低減し、断線による不良を防止するために配線209によって層間絶縁膜210を介してゲート配線と同じ層で形成される配線211と接続する。配線209上には実施例4中の透明導電膜のパターニングによって形成された透明導電膜217が設けられている。

【0112】

また、外部入力端子にはベースフィルム212と配線213から成るFPCが異方性導電性樹脂214で貼り合わされている。さらに補強板215で機械的強度を高めている。

【0113】

図13（B）はその詳細図を示し、図13（A）で示す外部入力端子の断面図を示している。アクティブマトリクス基板側に設けられる外部入力端子が第1の電極及びソース配線と同じ層で形成される配線211と、画素電極と同じ層で形成される配線209とから形成されている。勿論、これは端子部の構成を示す一例であり、どちらか一方の配線のみで形成しても良い。例えば、第1の電極及びソース配線と同じ層で形成される配線211で形成する場合にはその上に形成されている層間絶縁膜を除去する必要がある。配線209は、Ti膜209a、合金膜（AlとTiとの合金膜）209b、Ti膜209cの3層構造で形成されている。さらに、Ti膜209a上には、電気伝導性を高めるために透明導電膜217が設けられている。FPCはベースフィルム212と配線213から形成され、この配線213と透明導電膜217とは、熱硬化型の接着剤214とその中に分散している導電性粒子216とから成る異方性導電性接着剤で貼り合わされ、電気的な接続構造を形成している。

【0114】

以上のようにして製造されるアクティブマトリクス型の液晶表示装置は各種電子機器の表示部として用いることができる。

【0115】

[実施例6]

アクティブマトリクス型液晶表示装置の他の例の構成を図14の断面図を用いて説明する。

【0116】

このアクティブマトリクス基板800はゲート絶縁膜801及びソース配線802をタングステンで同時に形成し、ゲート配線803及び接続配線804をアルミニウムで同時に製造されたことを特徴とする。nチャネル型TFT301、pチャネル型TFT302、nチャネル型TFT303を有する駆動回路306と、画素TFT304、保持容量305とを有する画素部307を同一基板上に形成することができる。

【0117】

駆動回路301のpチャネル型TFT301はチャネル形成領域805、高濃度p型不純物領域からなるソース領域806、ドレイン領域807を有したシングルドレインの構造が形成されている。第一のnチャネル型TFT302には、島状半導体層にチャネル形成領域808、LDD領域809、ドレイン領域811、ソース領域812を有している。駆動回路の第二のnチャネル型TFT303には、島状半導体層にチャネル形成領域813、ゲート電極814と一部が重なるLDD領域815を有している。画素TFT304には、島状半導体層にチャネル形成領域816、LDD領域817、ソースまたはドレイン領域818が形成されており、このソースまたはドレイン領域818が画素電極820と電気的な接続を形成する。また、保持容量305は、画素電極820と不純物領域819と電気的な接続を形成する。

【0118】

本明細書中ではこのような基板を便宜上アクティブマトリクス基板800と呼ぶ。

【0119】

次いで、アクティブマトリクス基板800上に配向膜867を形成し配向処理を行う。なお、本実施例では配向膜867を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって基板間隔を保持するための柱状のスペーサ872を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0120】

次いで、対向基板869を用意する。対向基板869上に第1の着色層870、第2の着色層871、平坦化膜873を形成する。実施例1に従い、第1の着色層870として着色層(B)、第2の着色層871として着色層(R)を用いた。第1の着色層870と第2の着色層871とを一部重ねて、遮光部を形成する。

画素電極上方以外の領域には、第1の着色層870と第2の着色層871とを一部重ねて、遮光部を形成する。

【0121】

次いで、対向電極876を画素部に形成し、対向基板の全面に配向膜874を形成し、配向処理を施した。

【0122】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤858で貼り合わせる。その後、両基板の間に液晶875を注入し、封止剤(図示せず)によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。

【0123】

このようにして、図14に示すアクティブマトリクス型液晶表示装置が完成する。

[実施例7]

本実施例では、逆スタガ型TFTを有する液晶表示装置について図15を用いて説明する。

【0124】

画素TFTのゲート電極901は基板表面上に形成され、第1の絶縁層902を介して半導体層が形成されている。ソース配線903は、ゲート電極901と同じ基板表面上に形成されている。ゲート配線904と接続電極907は、半導体層上に形成された第2の絶縁層908の上に形成されている。そして、ゲート配線904及び接続電極906は、コンタクトホールを介してゲート電極901及び半導体層とそれぞれ接続している。また、ソース配線903と半導体層は、ゲート配線904と同じ層に形成された接続配線907により接続されている。さらに、保護膜905及び平坦膜908が用いられている。

【0125】

同一の基板上にpチャネル型TFT301とnチャネル型TFT302を有する駆動回路305と、画素TFT303と保持容量304を有する画素部306が形成される。駆動回路305のpチャネル型TFT301には、チャネル形成領域909、ソースまたはドレイン領域910が形成されている。nチャネル型TFT302には、チャネル形成領域911、LDD領域912、ソースまたはドレイン領域913が形成されている。画素部306の画素TFT303は、マルチゲート構造であり、チャネル形成領域914、ソースまたはドレイン領域915、LDD領域916が形成される。保持容量304は、容量配線917と半導体層918とその間に形成される絶縁層とから形成されている。

【0126】

ソースまたはドレイン領域919は、画素電極920と電気的な接続が形成される。また、画素電極920は、保持容量304の半導体層917と接続している。

【0127】

本明細書中ではこのような基板を便宜上アクティブマトリクス基板900と呼ぶ。

【0128】

次いで、アクティブマトリクス基板900上に配向膜967を形成しラビング処理を行う。なお、本実施例では配向膜967を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって基板間隔を保持するための柱状

のスペーサ972を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0129】

次いで、対向基板969を用意する。対向基板969上に第1の着色層970、第2の着色層971、平坦化膜973を形成する。実施例1に従い、第1の着色層970として着色層(B)、第2の着色層971として着色層(R)を用いた。画素電極上方には、第1の着色層970が形成されている。画素電極上方以外の領域には、第1の着色層970と第2の着色層971とを一部重ねて、遮光部を形成する。

【0130】

次いで、対向電極976を画素部に形成し、対向基板の全面に配向膜974を形成し、配向処理を施した。

【0131】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤958で貼り合わせる。その後、両基板の間に液晶968を注入し、封止剤(図示せず)によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。

【0132】

TFTを逆スタガ型で形成することの利点の一つは、nチャネル型TFTにおいてゲート電極とオーバーラップするLDD領域を裏面露光のプロセスにより自己整合的に形成できることにあり、ゲート絶縁膜と半導体層を連続形成できる特徴と相まってTFTの特性ばらつきを小さくすることができる。

[実施例8]

本実施例では、チャネル・エッチ型のボトムゲートTFT構造を採用した液晶表示装置の製造方法について図16を用いて説明する。このTFTは、ソース領域及びドレイン領域のパターニングと画素電極のパターニングを同じフォトマスクで行うことを特徴とする。

【0133】

本実施例で用いるアクティブマトリクス基板1000の構成は、絶縁表面上に

形成されたゲート配線 1002 と、前記ゲート配線上に形成された絶縁膜 1004 b と、前記絶縁膜上に形成された非晶質半導体膜 1014 と、前記非晶質半導体膜上に形成されたソース領域 1015 及びドレイン領域 1016 と、前記ソース領域または前記ドレイン領域上に形成されたソース配線 1017 または電極 1018 と、前記電極上に形成された画素電極 1019 を有し、前記ドレイン領域 1016 または前記ソース領域 1015 の一つの端面は、前記非晶質半導体膜 1014 の端面及び前記電極 1018 の端面と概略一致することを特徴とするアクティブマトリクス基板である。

【0134】

次いで、アクティブマトリクス基板 1000 上に配向膜 1067 を形成し配向処理を行う。なお、本実施例では図示していないが、柱状のスペーサや球状のスペーサを用いてもよい。

【0135】

次いで、対向基板 1069 を用意する。対向基板 1069 上に第1の着色層 1070、第2の着色層 1071、平坦化膜 1073 を形成する。実施例 1 に従い、第1の着色層 1070 として着色層 (B)、第2の着色層 1071 として着色層 (R) を用いた。第1の着色層 1070 と第2の着色層 1071 とを一部重ねて、遮光部を形成する。

【0136】

次いで、対向電極 1076 を画素部に形成し、対向基板の全面に配向膜 1074 を形成し、配向処理を施した。

【0137】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤（図示しない）で貼り合わせる。その後、両基板の間に液晶 1068 を注入し、封止剤（図示せず）によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。

【0138】

次に、端子部の入力端子 1001 にフレキシブルプリント配線板 (Flexible Printed Circuit : FPC) を接続する。FPC はポリイミドなどの有機樹脂フィ

ルム1029に銅配線1028が形成されていて、異方性導電性接着剤で入力端子を覆う透明導電膜と接続する。異方性導電性接着剤は接着剤1026と、その中に混入され金などがメッキされた数十～数百μm径の導電性表面を有する粒子1027により構成され、この粒子1027が入力端子1001上の透明導電膜と銅配線1028とに接触することによりこの部分で電気的な接觸が形成される。さらに、この部分の機械的強度を高めるために樹脂層1030を設ける。このようにして、図16に示すアクティブマトリクス型液晶表示装置が完成する。

【0139】

アクティブマトリクス型液晶表示装置は、ソース配線は画素電極と同じ材料である導電膜1020で覆い、基板全体を外部の静電気等から保護する構造とする。また、この導電膜1020を用いて画素TFT部以外の領域に保護回路を形成する構造としてもよい。このような構成とすることで、製造工程において製造装置と絶縁体基板との摩擦による静電気の発生を防止することができる。特に、製造工程で行われる液晶配向処理のラビング時に発生する静電気からTFT等を保護することができる。

[実施例9]

上記各実施例1乃至8のいずれか一項を実施して形成されたTFTは様々な電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型ECディスプレイ）に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本明細書の発明を実施できる。

【0140】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図18及び図19に示す。

【0141】

図18（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部200

3に適用することができる。

【0142】

図18（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

【0143】

図18（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

【0144】

図18（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302に適用することができる。

【0145】

図18（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部2402に適用することができる。

【0146】

図18（F）はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。本明細書の発明を表示部2502に適用することができる。

【0147】

図19（A）は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906等を含む。本明細書の発明を表示部2904に適用することができる。

【0148】

図19（B）は携帯書籍（電子書籍）であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0149】

図19（C）はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上（特に30インチ以上）のディスプレイには有利である。

【0150】

以上の様に、本明細書の発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1～7のどのような組み合わせからなる構成を用いても実現することができる。

【0151】

【発明の効果】

本発明では2層の着色層からなる積層膜（R+B）で遮光部を形成する。結果として、ブラックマトリクスを形成する工程を省略することができる。

【図面の簡単な説明】

- 【図1】 着色層の配置を示す上面図及び断面図。
- 【図2】 着色層の断面図。
- 【図3】 積層した着色層の反射率を示す図。
- 【図4】 配線と着色層の重なりを示す図。
- 【図5】 AM-LCDの製造工程を示す図。
- 【図6】 AM-LCDの製造工程を示す図。
- 【図7】 画素上面図を示す図。
- 【図8】 AM-LCDの製造工程を示す図。
- 【図9】 画素上面図を示す図。
- 【図10】 アクティブラーミング型液晶表示装置の断面構造図を示す図。
- 【図11】 着色層の配置を示す図。
- 【図12】 AM-LCDの外観を示す図。

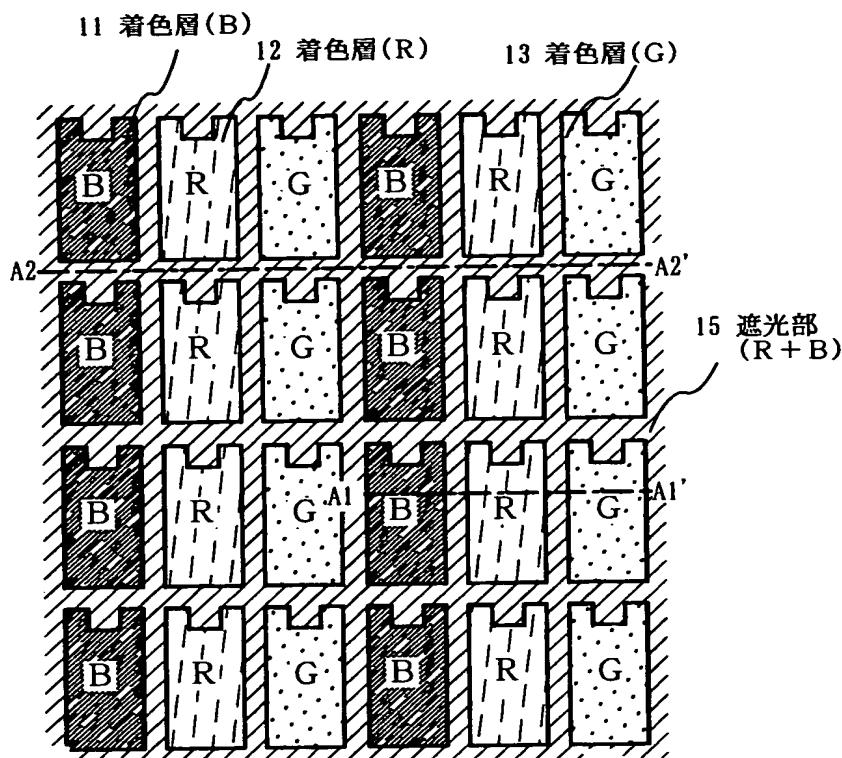
- 【図13】 AM-LCDの端子部を示す図。
- 【図14】 アクティブマトリクス型液晶表示装置の断面構造図を示す図。
- 【図15】 アクティブマトリクス型液晶表示装置の断面構造図を示す図。
- 【図16】 アクティブマトリクス型液晶表示装置の断面構造図を示す図。
- 【図17】 着色層の単層での透過率を示す図。
- 【図18】 電子機器の一例を示す図。
- 【図19】 電子機器の一例を示す図。

特2000-140960

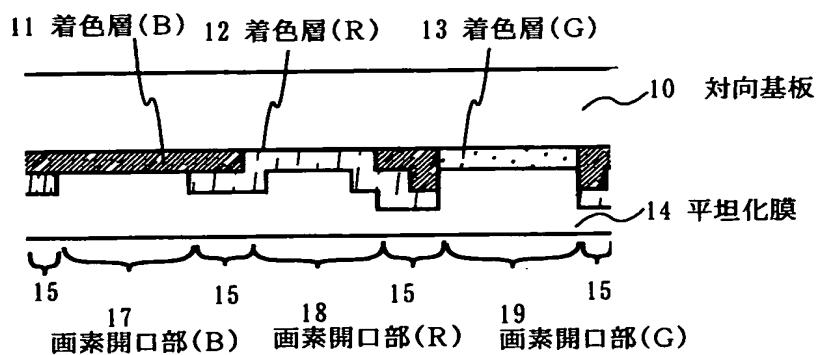
【書類名】 図面

【図1】

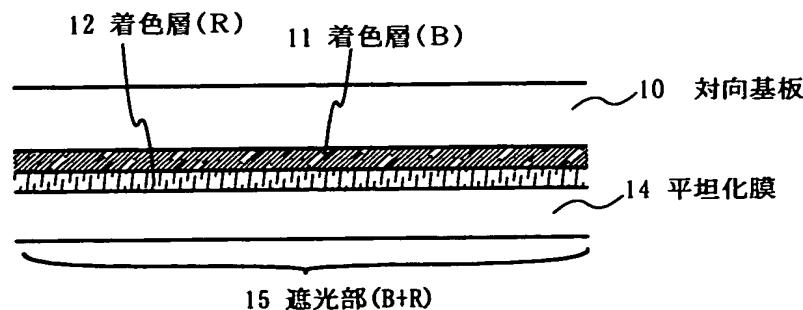
(A) 画素部の一部を拡大した模式上面図



(B) A1-A1' 断面図(遮光部及び画素開口部)



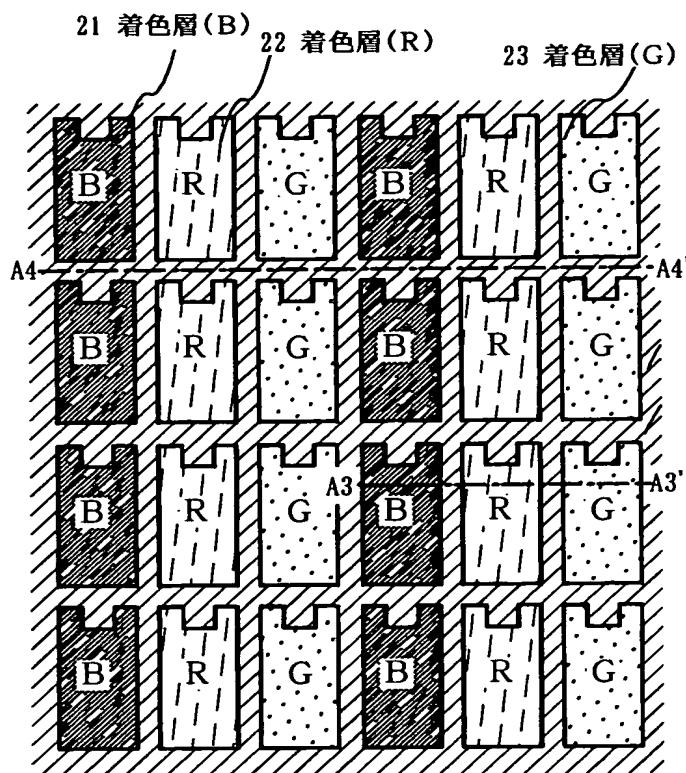
(C) A2-A2' 断面図(遮光部)



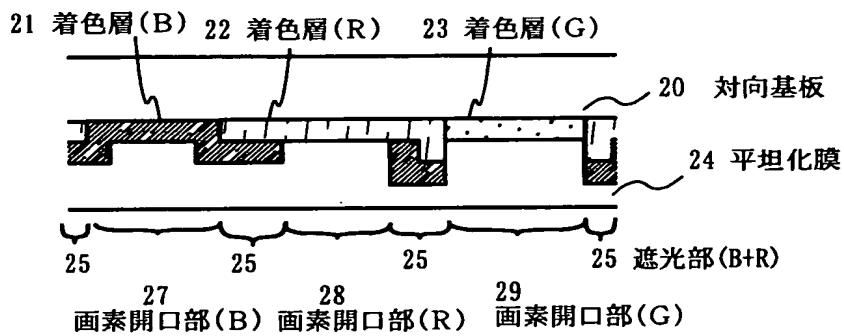
特2000-140960

【図2】

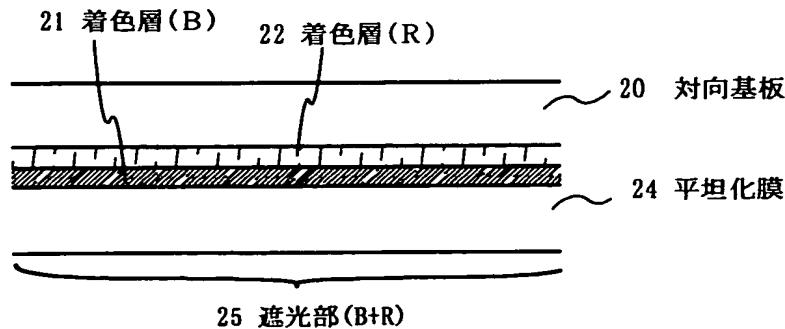
(A) 画素部の一部を拡大した模式上面図



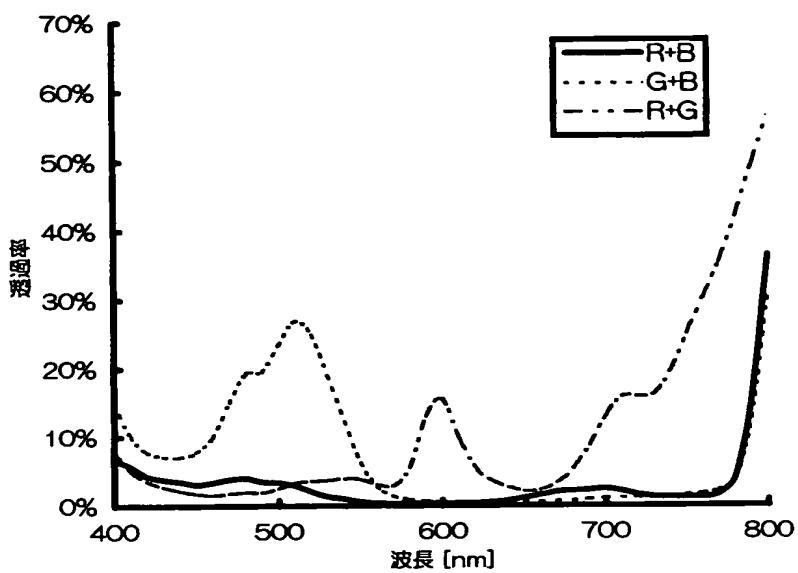
(B) A3-A3' 断面図（遮光部と画素開口部）



(C) A4-A4' 断面図（遮光部）

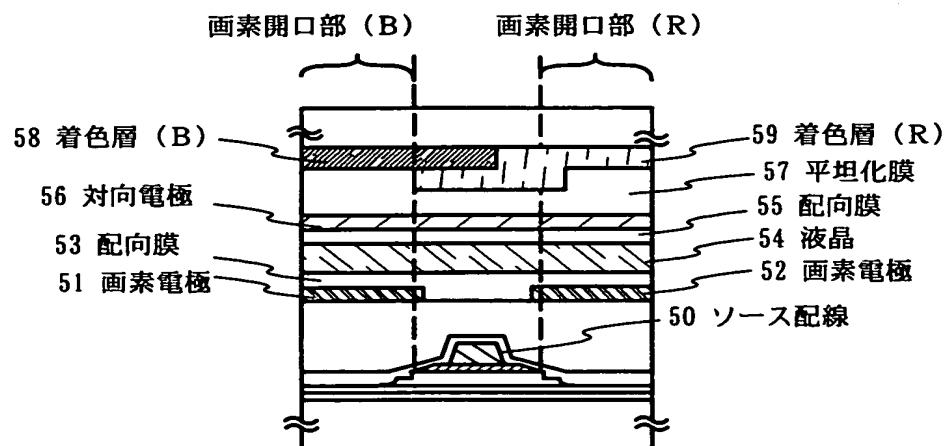


【図3】

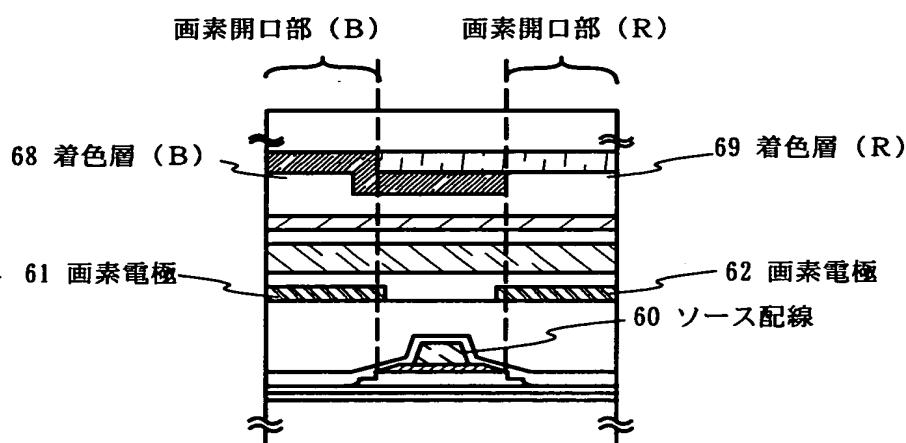


2層積層の透過率(Ref:Air)

【図4】



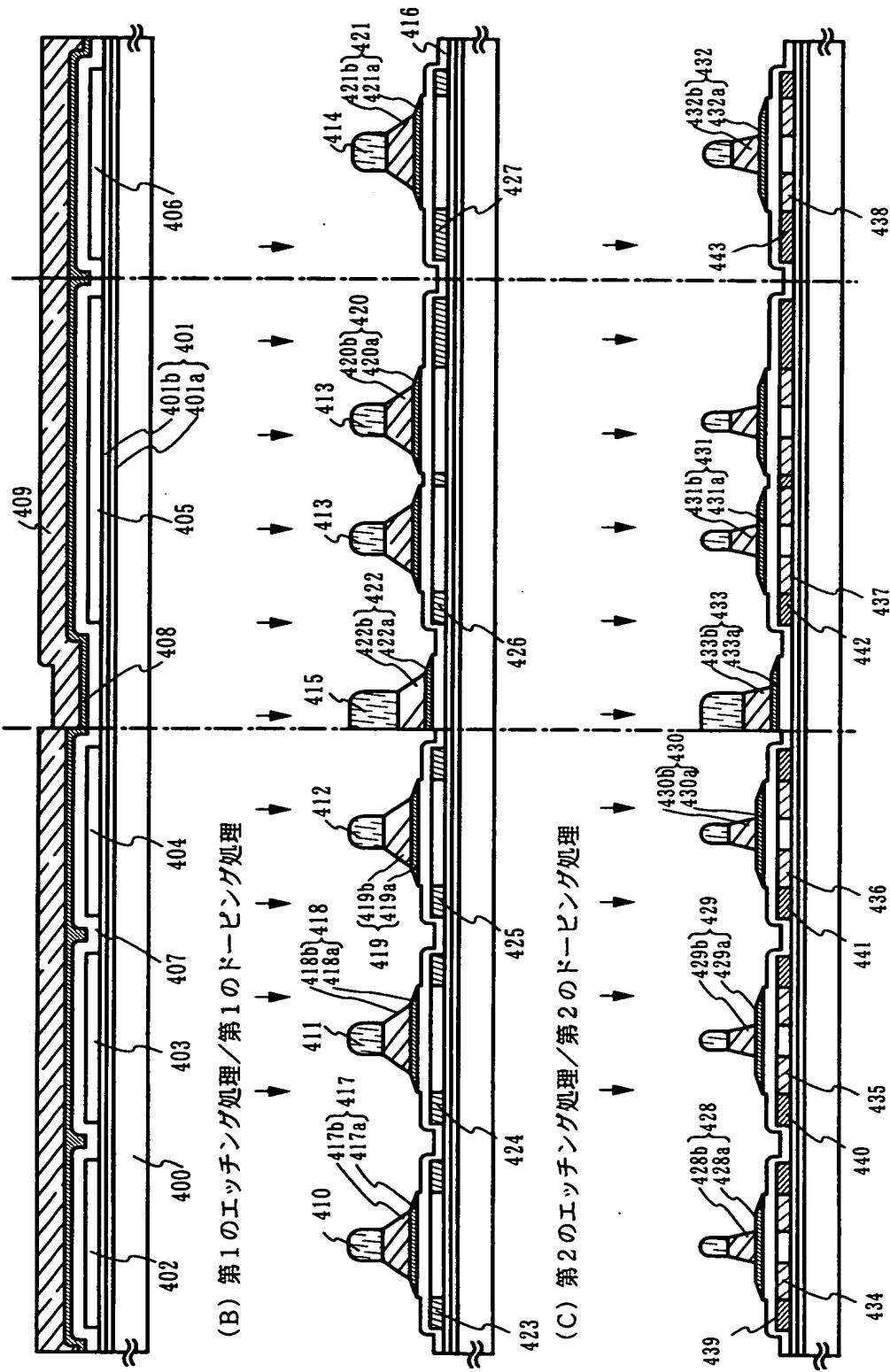
(A) 断面図 (ソース配線付近)



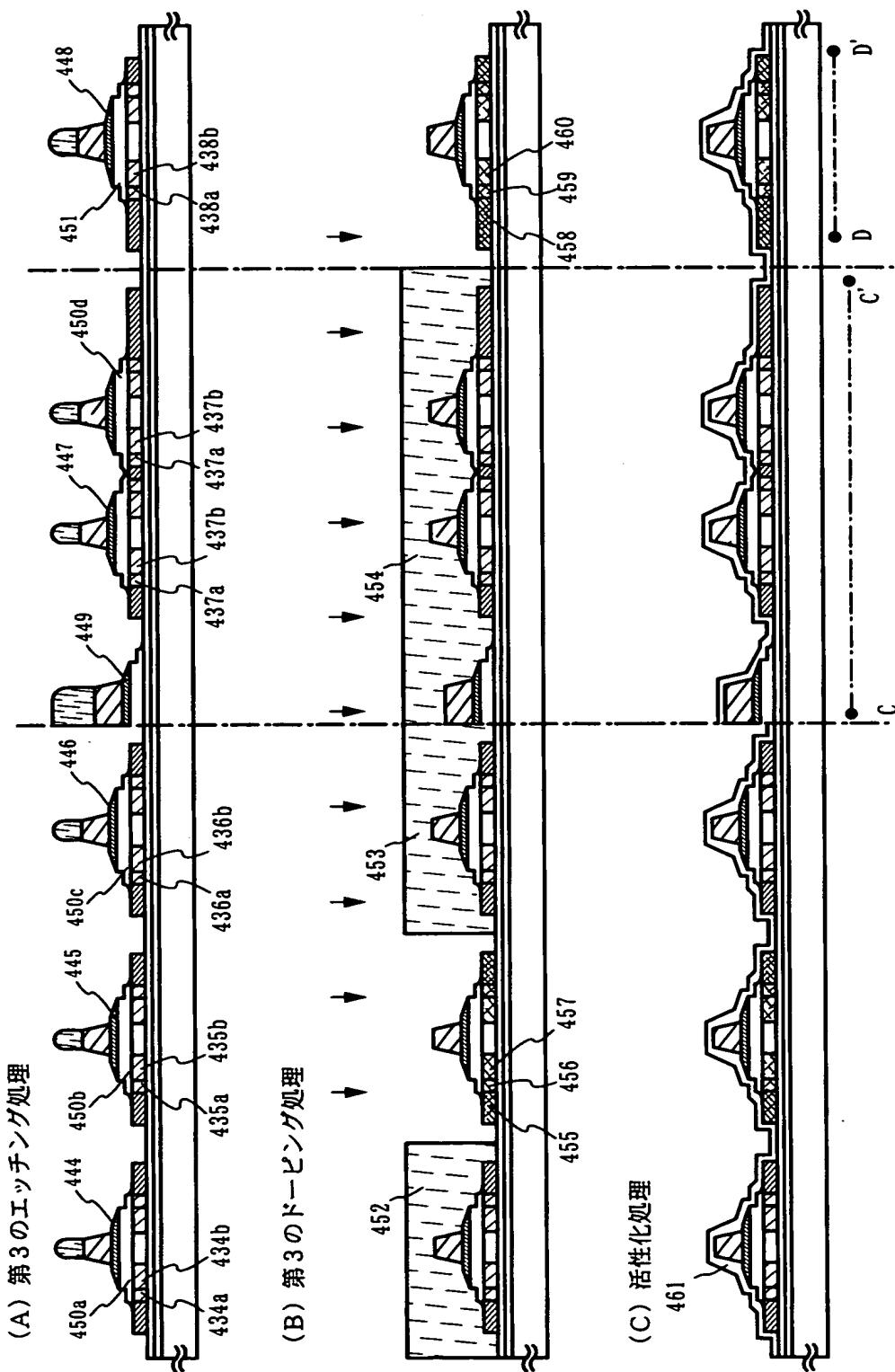
(B) 断面図 (ソース配線付近)

【図5】

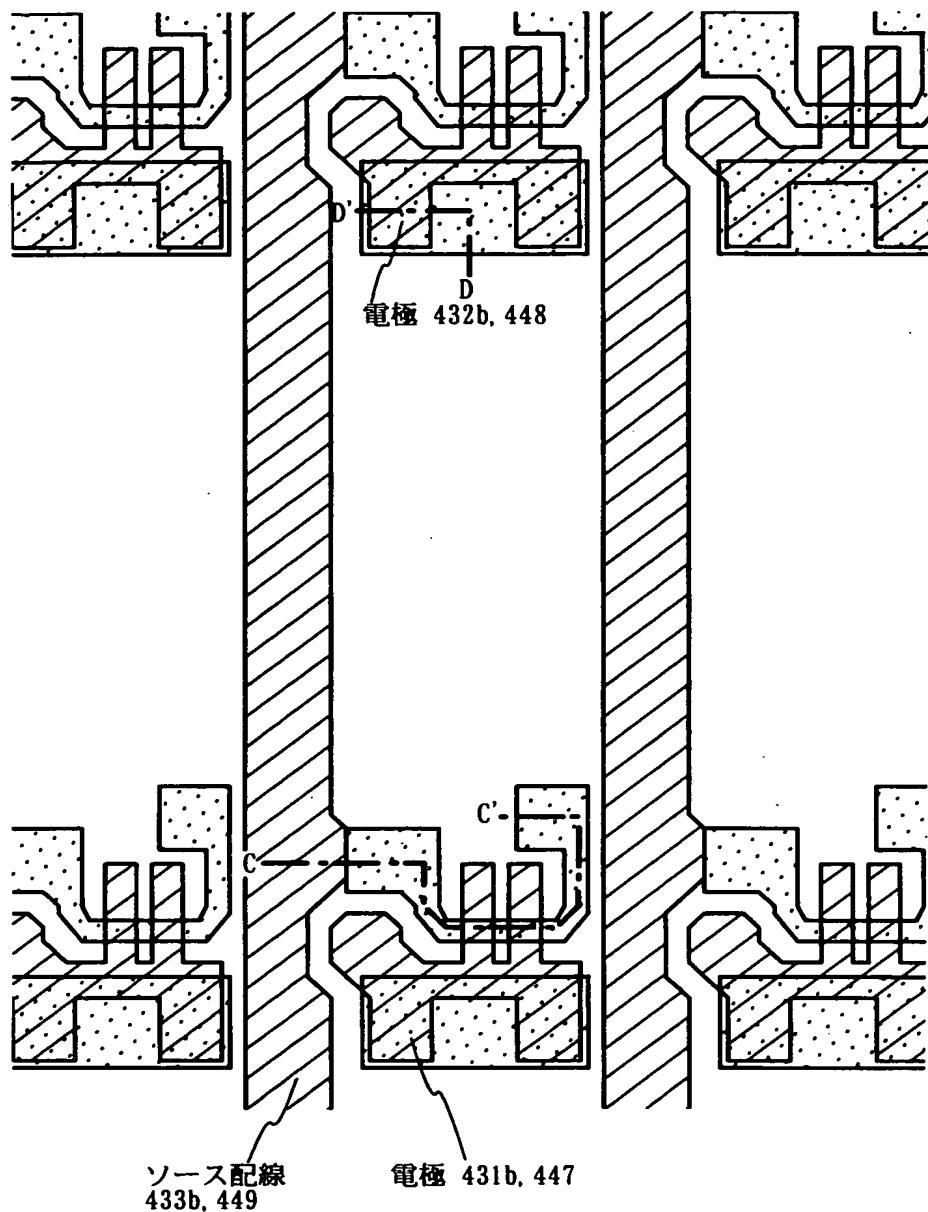
(A) 半導体層の形成／絶縁膜の形成／第1の導電膜と第2の導電膜の形成



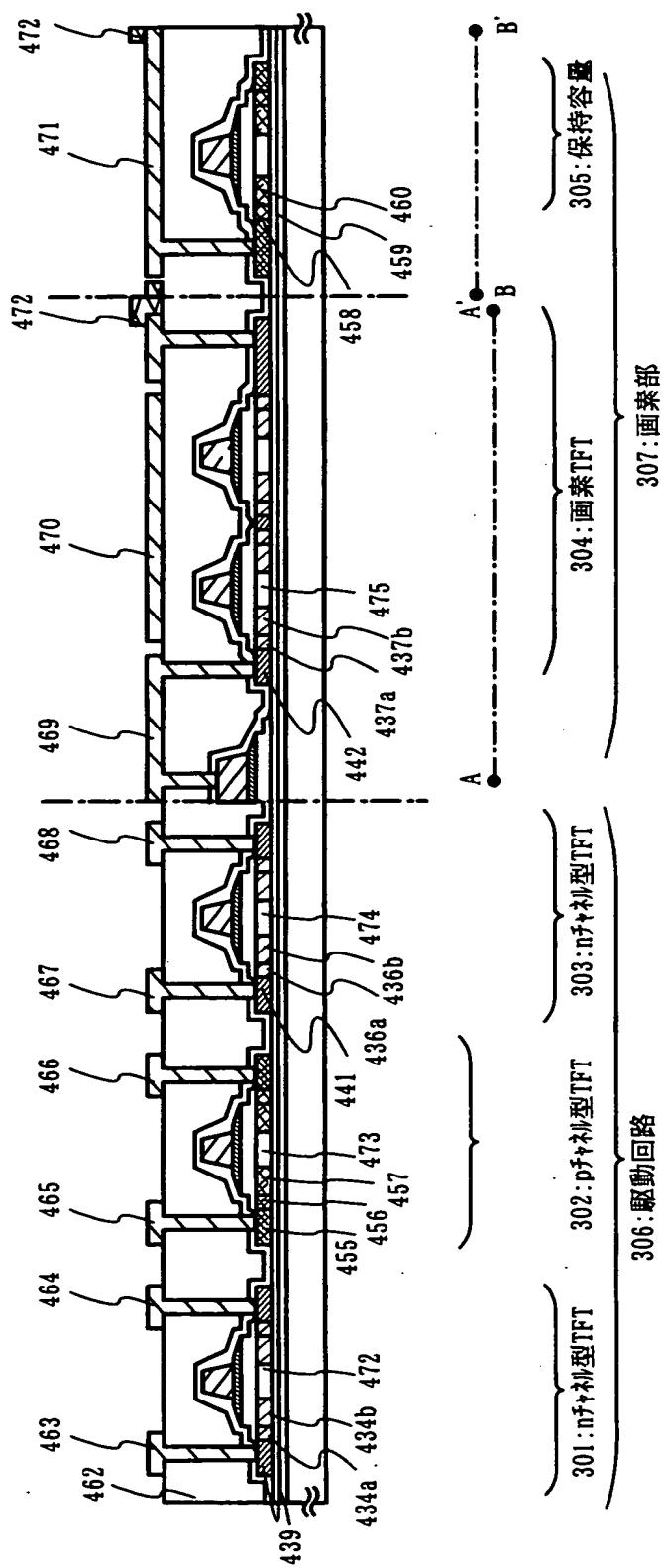
【図6】



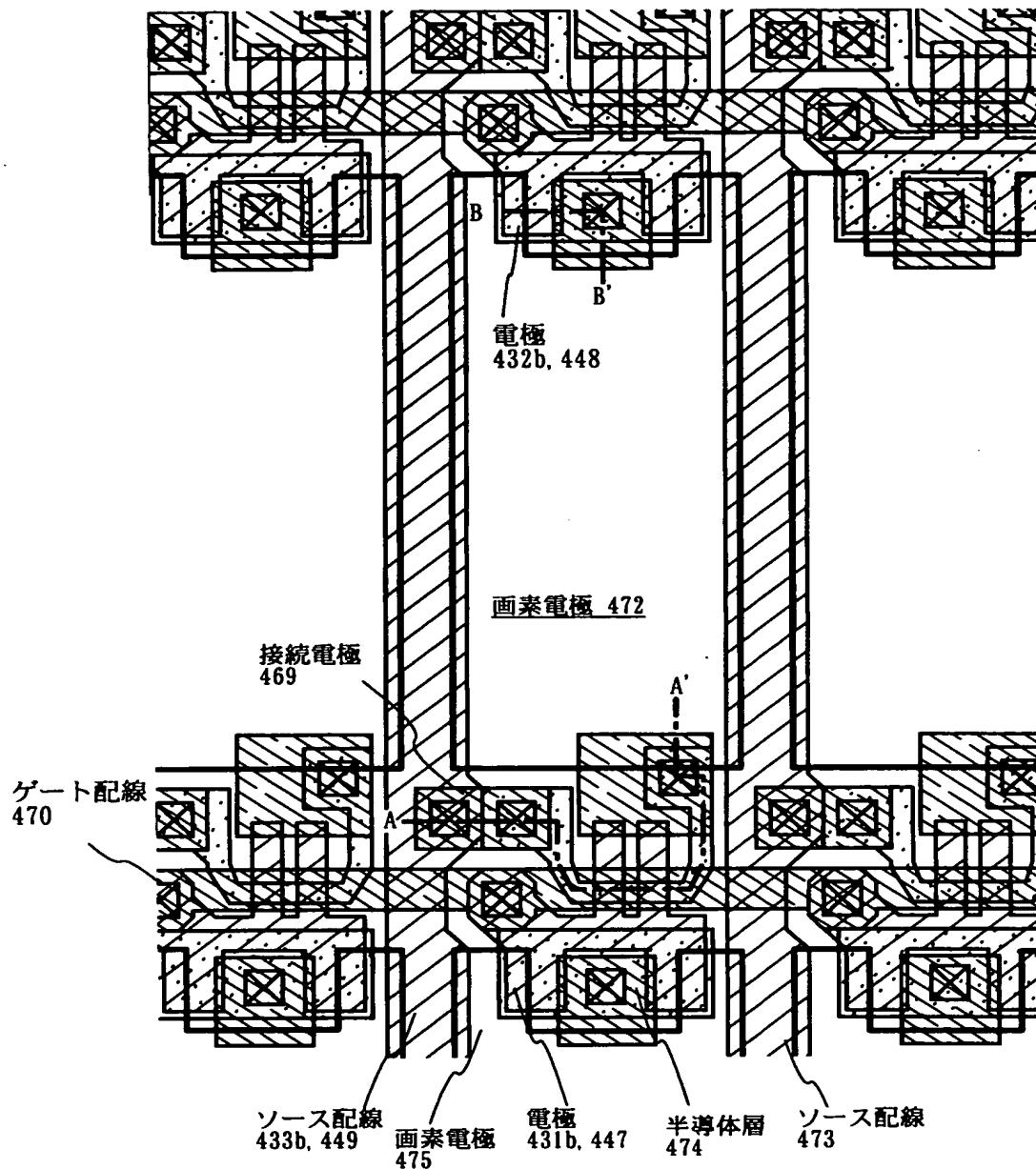
【図7】



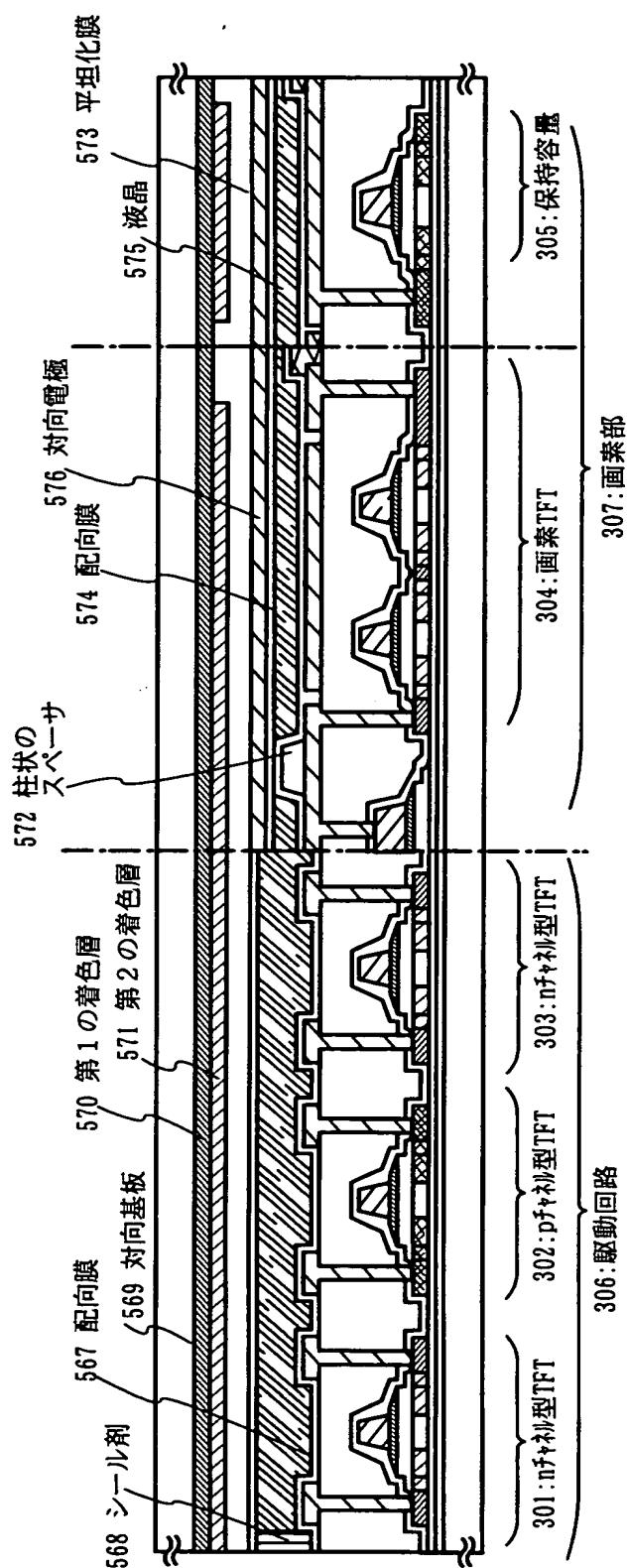
【図8】



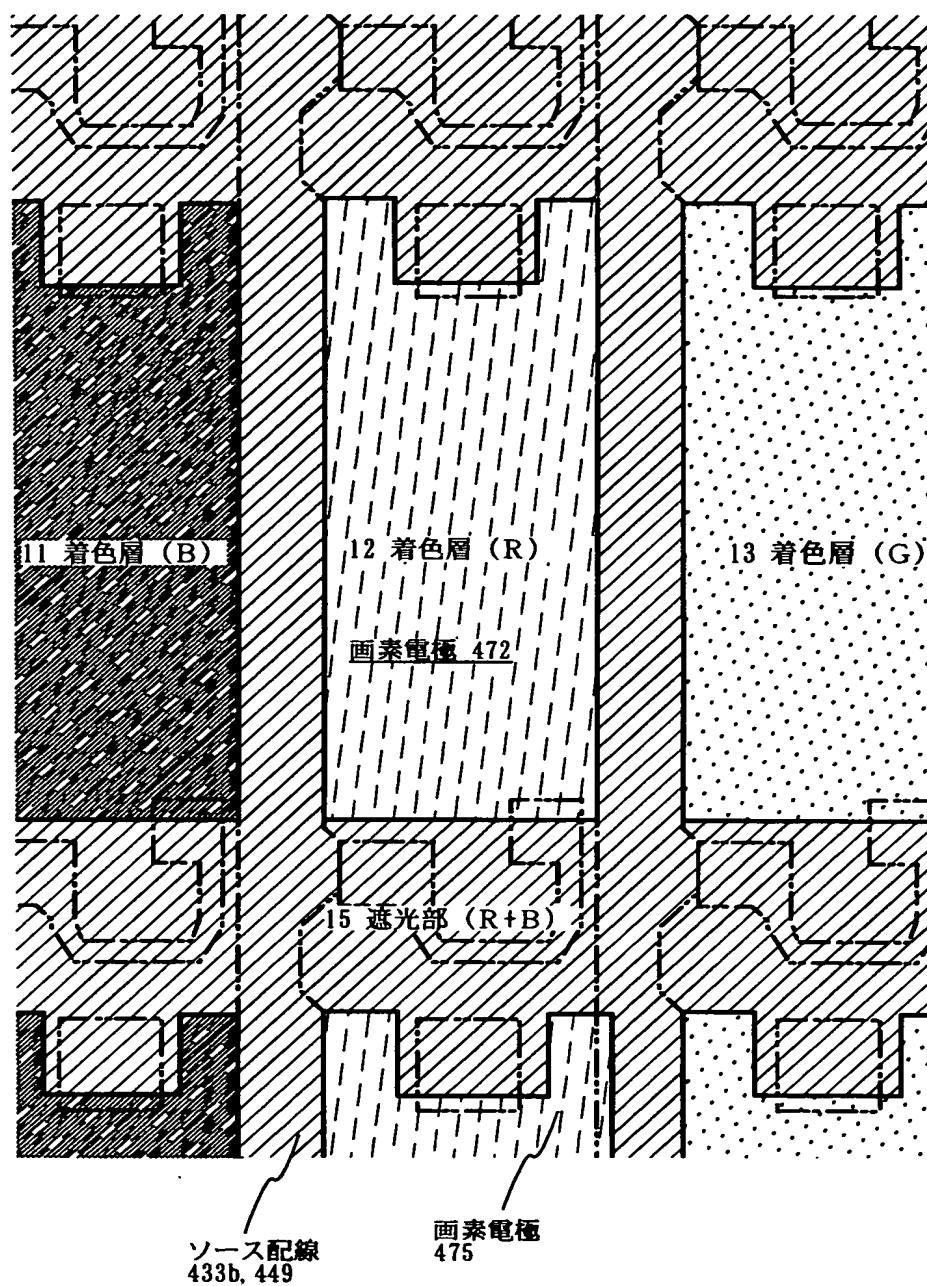
【図9】



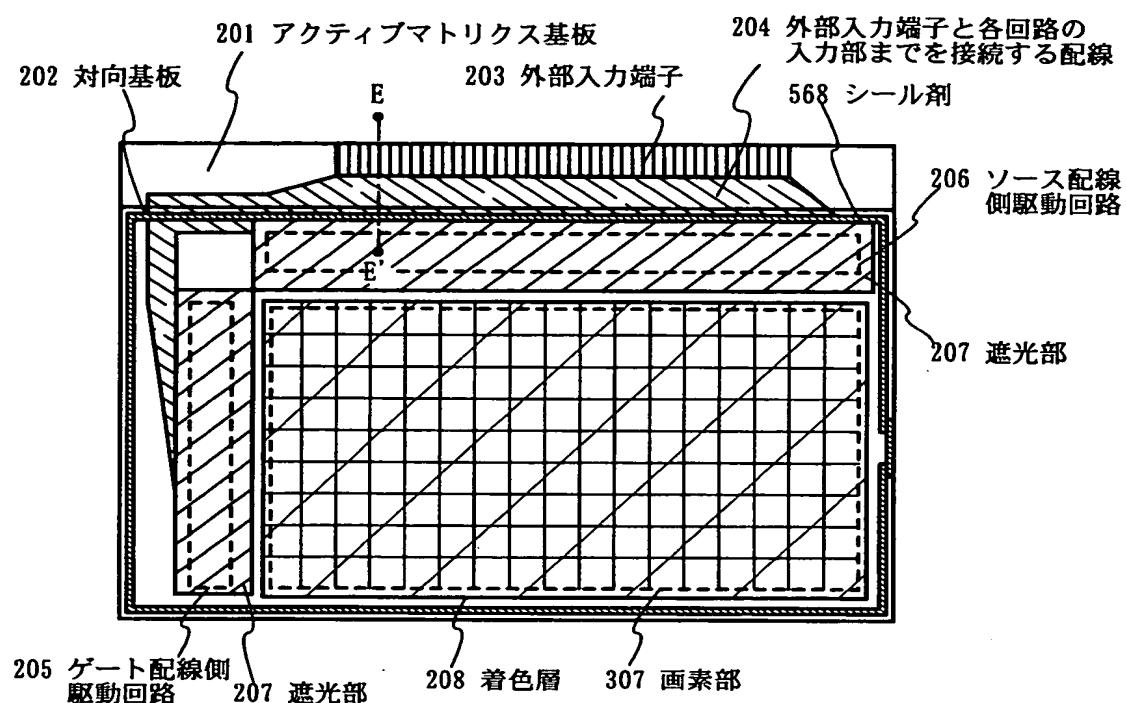
【図10】



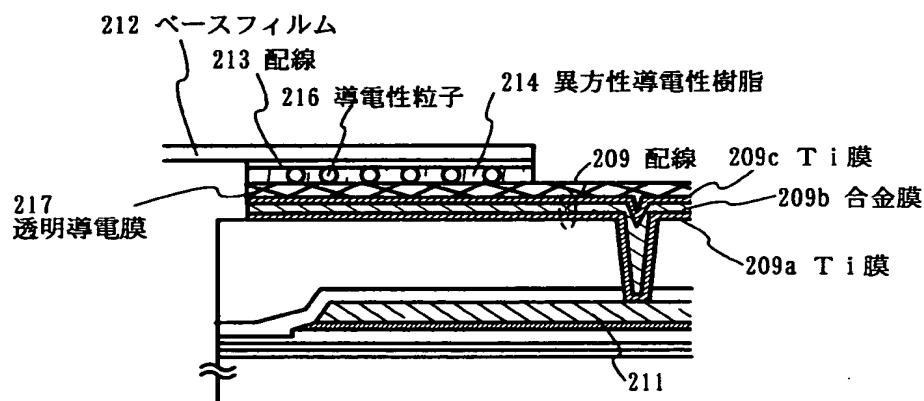
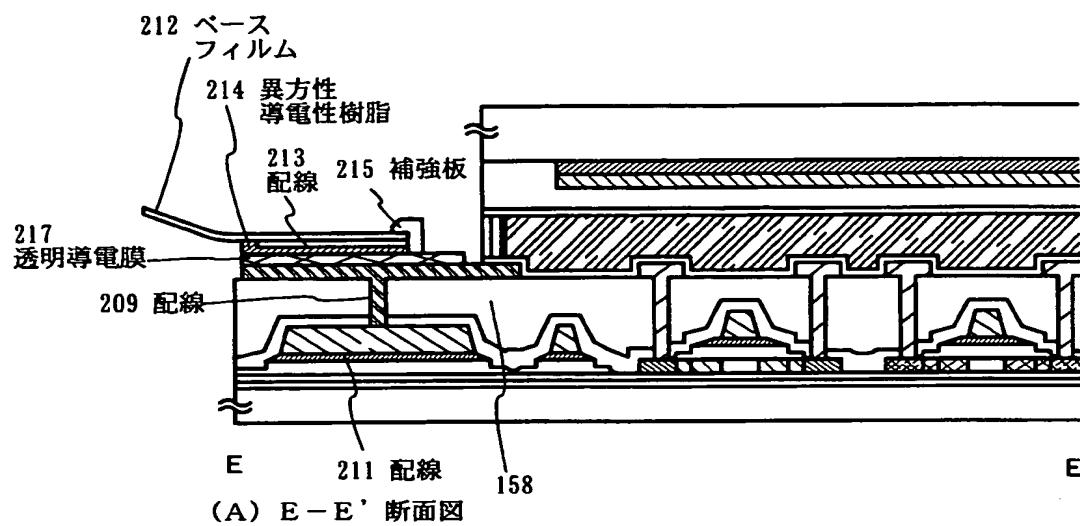
【図11】



【図12】

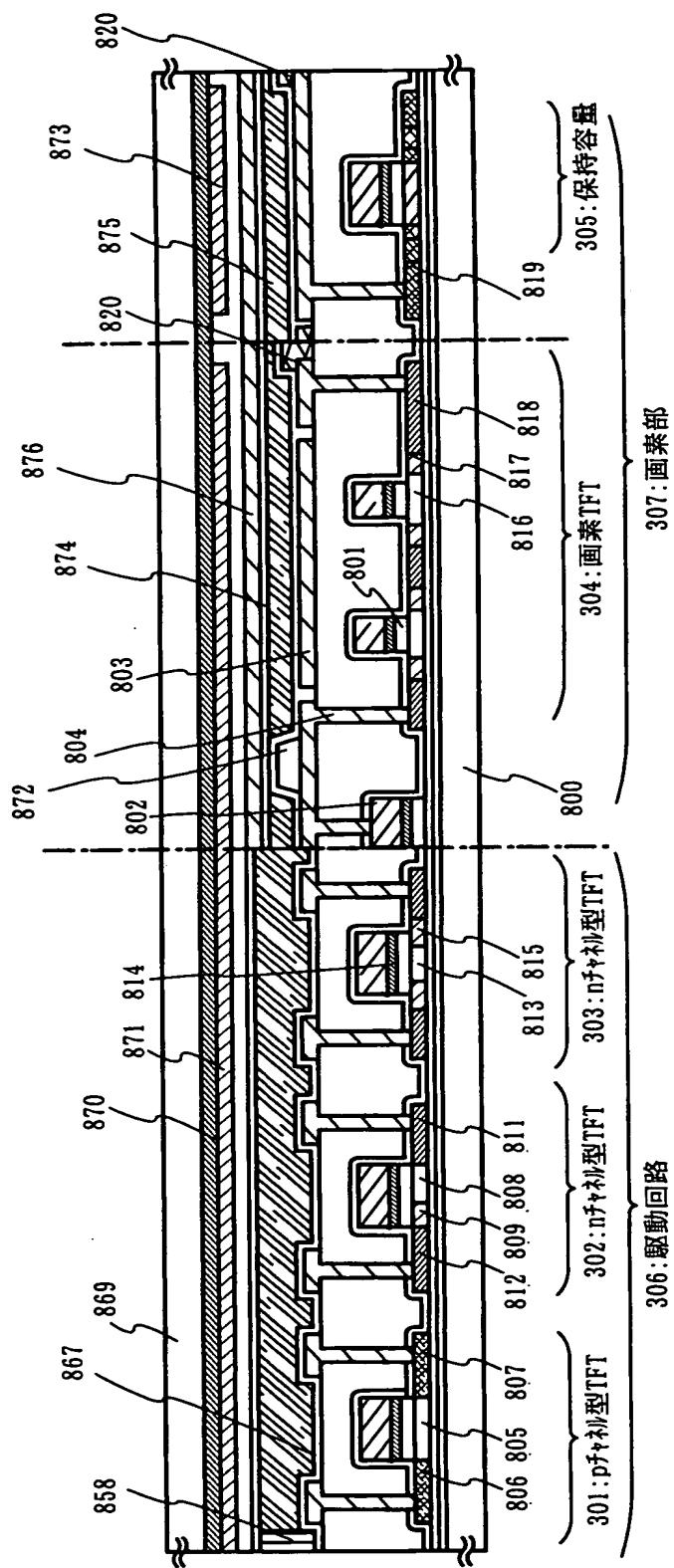


【図13】

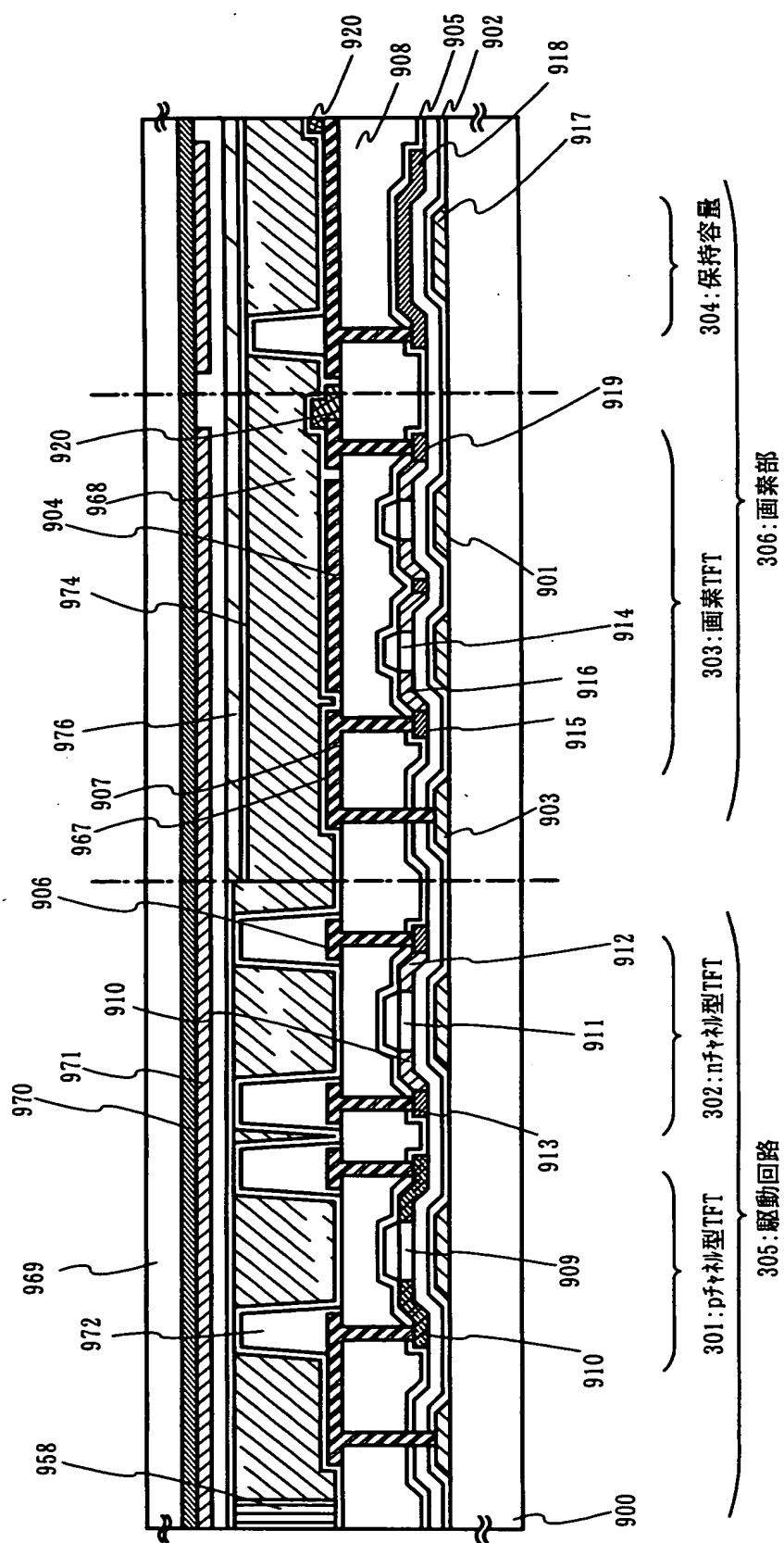


(B) (A) の詳細図

【図14】

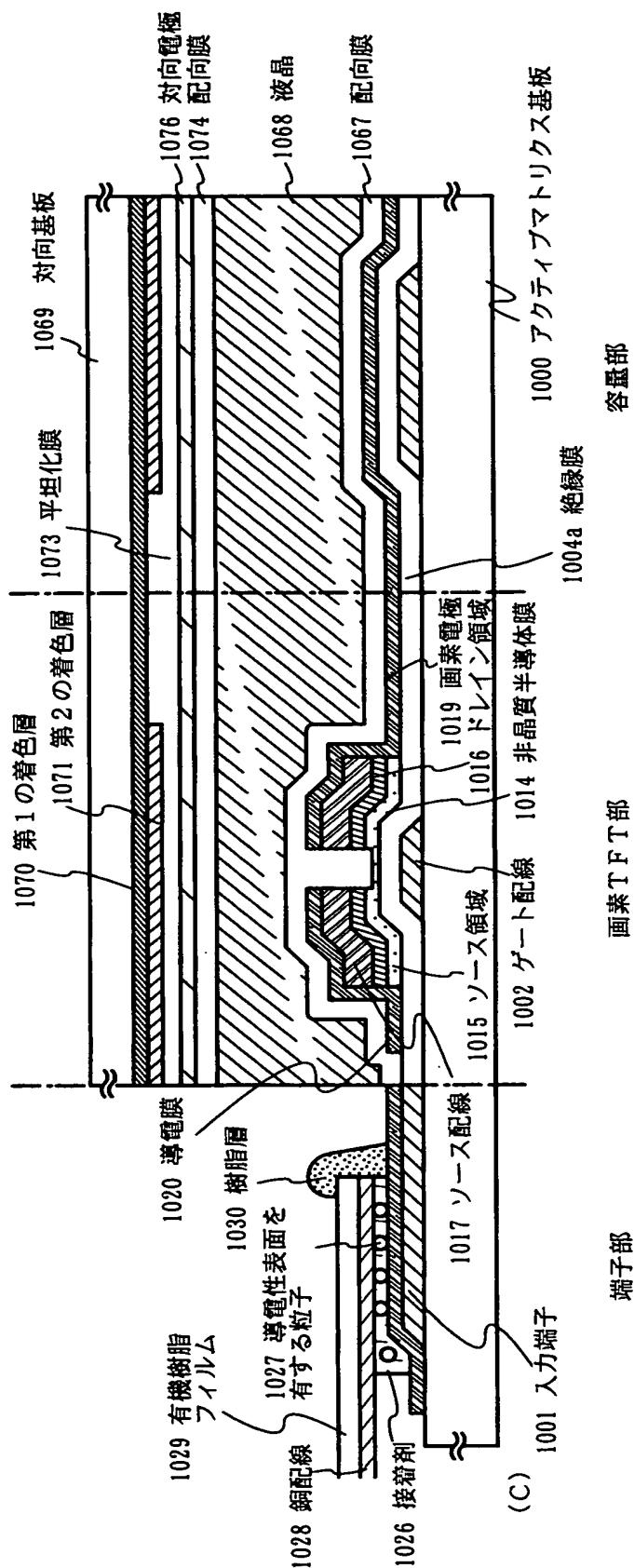


【図15】

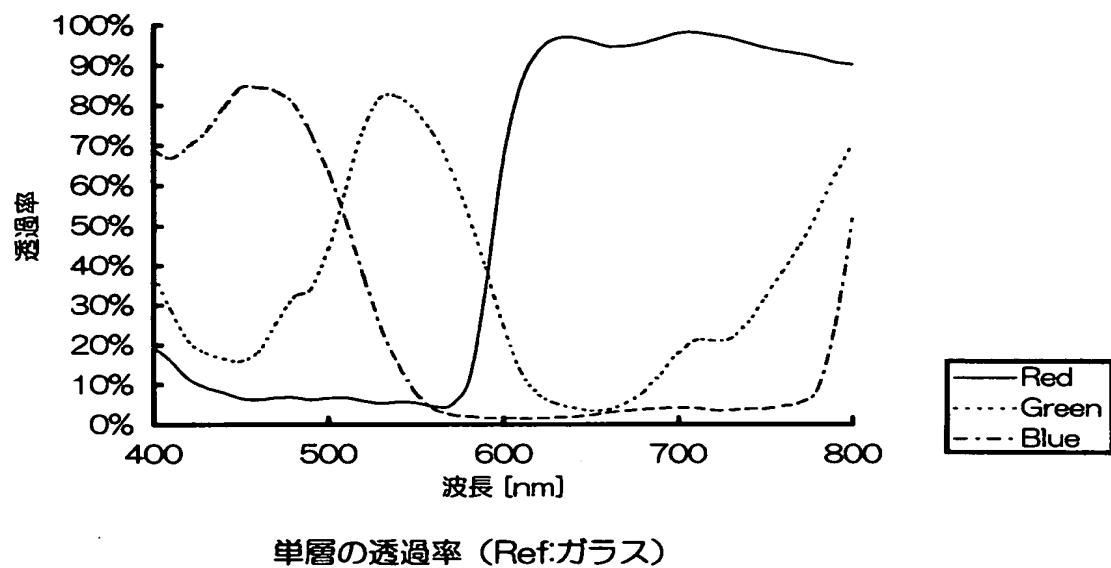


特2000-140960

【図16】

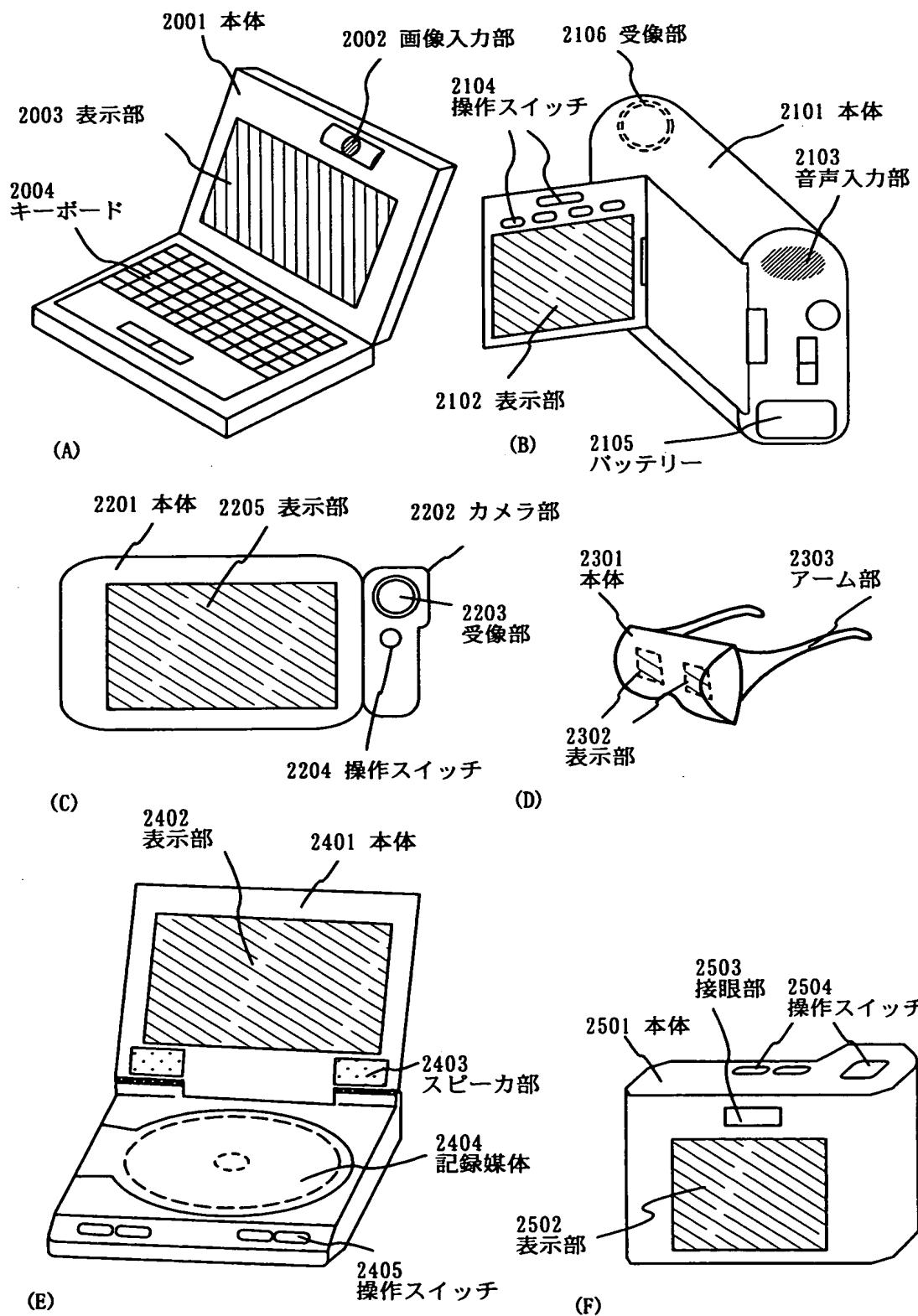


【図17】



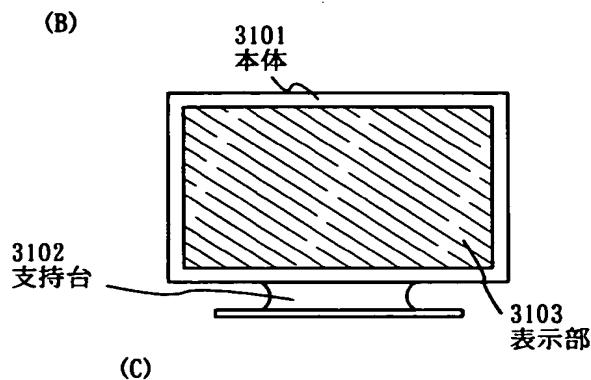
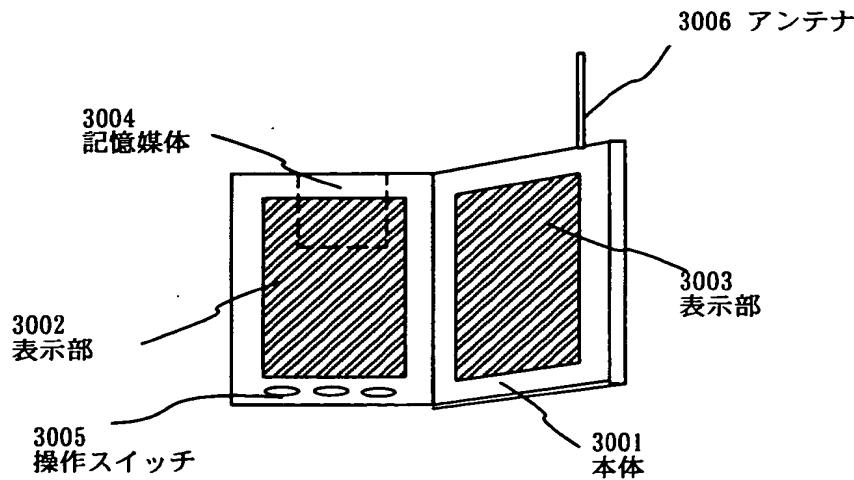
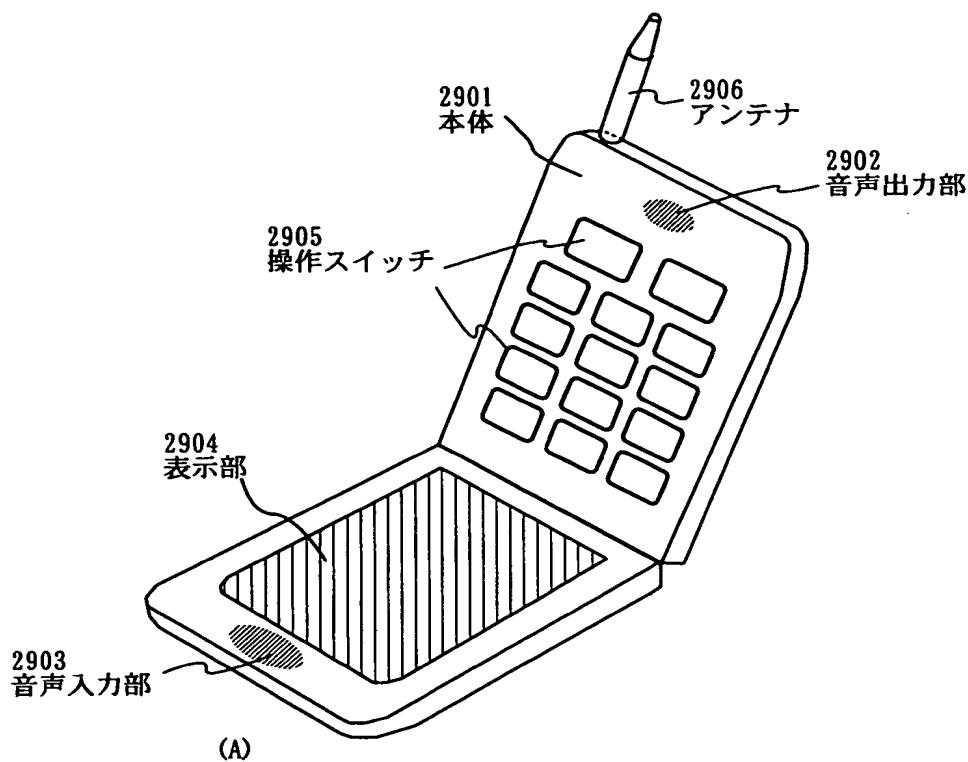
単層の透過率 (Ref:ガラス)

【図18】



特2000-140960

【図19】



【書類名】 要約書

【要約】

【課題】 カラーフィルタの遮光マスクとして金属膜を用いた従来の液晶表示装置では、他の配線との寄生容量が形成され信号の遅延が生じやすいという問題が生じていた。また、カラーフィルタの遮光マスクとして黒色顔料を含有した有機膜を用いた場合、製造工程が増加するという問題が生じていた。

【解決手段】 本発明は、遮光マスク（ブラックマトリクス）を用いることなく、対向基板上に遮光部15として2層の着色層を積層した膜（青色の着色層11と赤色の着色層12との積層膜）を素子基板のTFT及びソース配線と重なるよう形成する。

【選択図】 図1

出願人履歴情報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所